

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月 8日

出 願 番 号

Application Number:

特願2002-198133

[ST.10/C]:

[JP2002-198133]

出 願 人

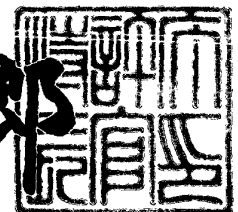
Applicant(s):

ソニー株式会社

2003年 5月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3037333

【書類名】 特許願

【整理番号】 0290287506

【提出日】 平成14年 7月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 43/08

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 元吉 真

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 五十嵐 実

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 磁気メモリ装置およびその製造方法

【特許請求の範囲】

【請求項 1】 第 1 配線と、

前記第 1 配線と立体的に交差する第 2 配線と、

前記第 1 配線と電氣的に絶縁され、前記第 2 配線と電氣的に接続されたもので、前記第 1 配線と前記第 2 配線との交差領域にトンネル絶縁層を強磁性体で挟んで構成されるトンネル磁気抵抗素子とを備えたもので、

前記強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記憶する不揮発性の磁気メモリ装置において、

前記トンネル磁気抵抗素子と前記第 1 配線より下層に設けられた配線層とを接続するもので、前記第 1 配線と絶縁された状態でかつ前記第 1 配線内を貫通した状態に設けられた接続孔と、

前記トンネル磁気抵抗素子の前記第 2 配線が接続される側とは反対側と前記第 1 配線より下層に設けられた配線層とを接続するもので前記接続孔内に形成されたコンタクト部と

を備えたことを特徴とする磁気メモリ装置。

【請求項 2】 第 1 配線は複数の配線からなり、

前記コンタクト部は、前記複数の第 1 配線と絶縁された状態にかつ前記複数の第 1 配線間を貫通した状態に設けられた孔を通して、前記トンネル磁気抵抗素子の前記第 2 配線が接続される側とは反対側と他の配線層とが接続される

ことを特徴とする請求項 1 記載の磁気メモリ装置。

【請求項 3】 前記第 1 配線に、少なくとも、前記第 1 配線の両側面および前記トンネル磁気抵抗素子に対向する面とは反対側の面に高透磁率膜からなる磁束集中器が設けられ、

前記第 1 配線の側面に形成された前記高透磁率膜の少なくとも一方は前記第 1 配線より前記トンネル磁気抵抗素子側に突き出した状態に形成されていて、

前記接続孔は、前記第 1 配線とともに前記磁束集中器と絶縁された状態でかつ前記第 1 配線内と前記磁束集中器内とを貫通した状態に設けられている

ことを特徴とする請求項 1 記載の磁気メモリ装置。

【請求項 4】 前記第 1 配線と前記トンネル磁気抵抗素子との間および前記トンネル磁気抵抗素子の側面に絶縁膜を介して高透磁率膜からなる磁束集中器が設けられ、

前記接続孔は、前記第 1 配線とともに前記磁束集中器と絶縁された状態であつ前記第 1 配線内とともに前記磁束集中器内を貫通した状態に設けられている

ことを特徴とする請求項 1 記載の磁気メモリ装置。

【請求項 5】 前記第 1 配線に、少なくとも、前記第 1 配線の両側面および前記トンネル磁気抵抗素子に対向する面とは反対側の面に高透磁率膜からなる第 1 磁束集中器が設けられ、

前記第 1 配線と前記トンネル磁気抵抗素子との間および前記トンネル磁気抵抗素子の側面に絶縁膜を介して高透磁率膜からなる第 2 磁束集中器が設けられ、

前記接続孔は、前記第 1 配線とともに前記第 1、第 2 磁束集中器と絶縁された状態であつ前記第 1 配線内とともに前記第 1、第 2 磁束集中器内を貫通した状態に設けられている

ことを特徴とする請求項 1 記載の磁気メモリ装置。

【請求項 6】 表面が絶縁性の基体上に第 1 配線を形成する工程と、
前記第 1 配線を覆う絶縁膜を形成する工程と、

前記絶縁膜より前記第 1 配線内を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、

前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、

前記接続孔内にコンタクト部を形成する工程と、

トンネル絶縁層を強磁性体で挟んでなるもので、前記第 1 配線と電氣的に絶縁されかつ前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と

前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程と

を備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 7】 第 1 配線は複数の配線で形成され、

前記接続孔は前記複数の第 1 配線間に形成される

ことを特徴とする請求項 6 記載の磁気メモリ装置の製造方法。

【請求項 8】 表面が絶縁性の基体上に高透磁率膜、第 1 配線層および絶縁膜を下層より順に形成する工程と、

前記絶縁膜より前記第 1 配線層および高透磁率膜を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、

前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、

前記接続孔内にコンタクト部を形成する工程と、

前記絶縁膜上にダミー膜を形成する工程と、

前記ダミー膜から前記高透磁率膜までを第 1 配線の形状に加工する工程と、

前記第 1 配線の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォールを形成して、前記高透磁率膜と前記高透磁率サイドウォールとで磁束集中器を形成する工程と、

前記ダミー膜を除去する工程と、

前記絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、

前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程と

を備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 9】 第 1 配線は複数の配線で形成され、

前記接続孔は前記複数の第 1 配線間に形成される

ことを特徴とする請求項 8 記載の磁気メモリ装置の製造方法。

【請求項 10】 表面が絶縁性の基体上に高透磁率膜、第 1 配線層および第 1 絶縁膜を下層より順に形成する工程と、

前記第 1 絶縁膜より前記第 1 配線層および高透磁率膜を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、

前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、

前記接続孔内にコンタクト部を形成する工程と、

前記第 1 絶縁膜から前記高透磁率膜までを第 1 配線の形状に加工する工程と、

前記第 1 配線の形状に加工した積層体の側壁に高透磁率材料からなる第 1 高透磁率サイドウォールを形成して、前記高透磁率膜と前記第 1 高透磁率サイドウォールとで磁束集中器を形成する工程と、

第 1 絶縁膜、コンタクト部および磁束集中器を覆う第 2 絶縁膜を形成した後、前記第 2 絶縁膜を平坦化するとともに前記磁束集中器の先端部を露出させる工程と、

前記第 1 絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、

前記 TMR 素子の側壁にサイドウォール絶縁膜を形成する工程と、

前記 TMR 素子の側壁に前記サイドウォール絶縁膜を介して、前記磁束集中器の先端部に接続される第 2 高透磁率サイドウォールを形成する工程と、

前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 1 1】 前記第 1 配線は複数の配線で形成され、

前記接続孔は前記複数の第 1 配線間に形成される

ことを特徴とする請求項 1 0 記載の磁気メモリ装置の製造方法。

【請求項 1 2】 表面が絶縁性の基体上に第 1 配線を形成する工程と、

前記第 1 配線を覆う第 1 絶縁膜を形成する工程と、

前記第 1 絶縁膜上に高透磁率膜および第 2 絶縁膜を下層より順に形成する工程と、

前記第 2 絶縁膜より前記高透磁率膜、第 1 絶縁膜および第 1 配線を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、

前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、

前記接続孔内にコンタクト部を形成する工程と、

前記第 2 絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、

前記 TMR 素子の側壁にサイドウォール絶縁膜を形成するとともに前記高透磁率膜を露出させる工程と、

前記 TMR 素子の側壁に前記サイドウォール絶縁膜を介して前記高透磁率膜に接続する高透磁率サイドウォールを形成して、前記高透磁率膜と前記高透磁率サイドウォールとで磁束集中器を形成する工程と、

前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 1 3】 前記第 1 配線は複数の配線で形成され、前記接続孔は前記複数の第 1 配線間に形成される

ことを特徴とする請求項 1 2 記載の磁気メモリ装置の製造方法。

【請求項 1 4】 表面が絶縁性の基体上に第 1 高透磁率膜、第 1 配線層および第 1 絶縁膜を下層より順に形成する工程と、

前記第 1 絶縁膜から前記第 1 高透磁率膜までを第 1 配線の形状に加工する工程と、

前記第 1 配線の形状に加工した積層体の側壁に高透磁率材料からなる第 1 高透磁率サイドウォールを形成して、前記第 1 高透磁率膜と前記第 1 高透磁率サイドウォールとで第 1 磁束集中器を形成する工程と、

前記第 1 磁束集中器および第 1 絶縁膜を覆う第 2 絶縁膜を形成する工程と、

前記第 2 絶縁膜上に第 2 高透磁率膜および第 3 絶縁膜を下層より順に形成する工程と、

前記第 3 絶縁膜より前記第 2 高透磁率膜、第 2 絶縁膜、第 1 絶縁膜、第 1 配線および第 1 磁束集中器を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、

前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、

前記接続孔内にコンタクト部を形成する工程と、

前記第 3 絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、

前記 TMR 素子の側壁にサイドウォール絶縁膜を形成するとともに前記第 2 高透磁率膜を露出させる工程と、

前記 TMR 素子の側壁に前記サイドウォール絶縁膜を介して前記第 2 高透磁率

膜に接続する第 2 高透磁率サイドウォールを形成して、前記第 2 高透磁率膜と前記第 2 高透磁率サイドウォールとで第 2 磁束集中器を形成する工程と、

前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えたことを特徴とする磁気メモリ装置の製造方法。

【請求項 1 5】 前記第 1 配線は複数の配線で形成され、前記接続孔は前記複数の第 1 配線間に形成されることを特徴とする請求項 1 4 記載の磁気メモリ装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、磁気メモリ装置およびその製造方法に関し、詳しくはトンネル磁気抵抗素子を構成する強磁性体のスピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記録する不揮発性の磁気メモリ装置およびその製造方法に関する。

【0 0 0 2】

【従来技術】

情報通信機器、特に携帯端末などの個人用小型機器の飛躍的な普及にともない、これを構成するメモリ素子やロジック素子等の素子には、高集積化、高速化、低消費電力化など、一層の高性能化が要請されている。特に不揮発性メモリはユビキタス時代に必要不可欠の素子と考えられている。

【0 0 0 3】

例えば、電源の消耗やトラブル、サーバーとネットワークが何らかの障害により切断された場合であっても、不揮発性メモリは個人の重要な情報を保護することができる。そして、不揮発性メモリの高密度化、大容量化は、可動部分の存在により本質的に小型化が不可能なハードディスクや光ディスクを置き換える技術としてますます重要になってきている。

【0 0 0 4】

また、最近の携帯機器は不要な回路ブロックをスタンバイ状態にしてでき得る

限り消費電力を抑えようと設計されているが、高速ネットワークメモリと大容量ストレージメモリを兼ねることができる不揮発性メモリが実現できれば、消費電力とメモリとの無駄を無くすることができる。また、電源を入れると瞬時に起動できる、いわゆるインスタント・オン機能も高速の大容量不揮発性メモリが実現できれば可能になってくる。

【0005】

不揮発性メモリとしては、半導体を用いたフラッシュメモリや、強誘電体を用いたFRAM (Ferro electric Random Access Memory) などがあげられる。しかしながら、フラッシュメモリは、書き込み速度が μ 秒の桁であるため遅いという欠点がある。一方、FRAMにおいては、書き換え可能回数が $10^{12} \sim 10^{14}$ で完全にスタティックランダムアクセスメモリやダイナミックランダムアクセスメモリに置き換えるには耐久性が低いという問題が指摘されている。また、強誘電体キャパシタの微細加工が難しいという課題も指摘されている。

【0006】

これらの欠点を有さない不揮発性メモリとして注目されているのが、MRAM (Magnetic Random Access Memory) とよばれる磁気メモリである。初期のMRAMはJ.M.Daughton, "Thin Solid Films" Vol.216(1992), p.162-168で報告されているAMR (Anisotropic Magneto Resistive) 効果やD.D.Tang et al., "IEDM Technical Digest" (1997), p.995-997で報告されているGMR (Giant Magneto Resistance) 効果を使ったスピバルブを基にしたものであった。しかし、負荷のメモリセル抵抗が $10\Omega \sim 100\Omega$ と低いため、読み出し時のビットあたりの消費電力が大きく大容量化が難しいという欠点があった。

【0007】

一方TMR (Tunnel Magneto Resistance) 効果はR.Meservey et al., "Physics Reports" Vol.238(1994), p.214-217で報告されているように抵抗変化率が室温で1%~2%しかなかったが、近年T.Miyazaki et al., "J.Magnetism & Magnetic Material" Vol.139(1995), L231で報告されているように抵抗変化率20%近く得られるようになり、TMR効果を使ったMRAMに注目が集まるようになってきている。

【0008】

MRAMは、構造が単純であるため高集積化が容易であり、また磁気モーメントの回転により記録を行うために、書き換え回数が大であると予測されている。またアクセス時間についても、非常に高速であることが予想され、既に100MHzで動作可能であることが、R.Scheuerlein et al., "ISSCC Digest of Technical Papers" (Feb. 2000), p.128-129で報告されている。

【0009】

次に、従来型の1選択素子と1TMR素子(1T1J構造)とで構成されるMRAMを図30の概略構成断面図によって説明する。図30では、選択素子にMOSトランジスタを用いた例を示す。

【0010】

図30に示すように、シリコン基板21には選択用のMOSトランジスタ24が形成されている。このMOSトランジスタ24の一方の拡散層28には、下層より順に、コンタクト部30、第1ランディングパッド31、コンタクト部32、第2ランディングパッド33、コンタクト部34、第3ランディングパッド35およびコンタクト部36を介して、TMR(Tunneling Magneto Resistance)素子13の引き出し電極137の一端が接続されていて、この引き出し電極137の他端はTMR素子13の反強磁性体層131に接続されている。この引き出し電極137は、例えば導電体で形成され、後に説明する反強磁性体層131を引き出し電極として用いる、もしくは反強磁性体層131の一部を引き出し電極として用いることも可能である。

【0011】

上記MOSトランジスタ24の他方の拡散層27には、タングステンプラグからなるコンタクト部29を介してセンス線15が接続されている。

【0012】

上記TMR素子13は、トンネル絶縁層133を強磁性体層の磁化固定層132と磁化が比較的容易に回転する記憶層134とで挟んで構成され、磁化固定層132下面には反強磁性体層131が接して形成されている。またTMR素子13の記憶層134上にはキャップ層135、電極層136が形成され、この電極

層 1 3 6 にビット線 1 2 が接続されている。TMR 素子 1 3 の引き出し電極 1 3 7 下には第 4 絶縁膜 4 4 を介して書き込みワード線 1 1 が形成されている。この書き込みワード線 1 1 とビット線 1 2 とは TMR 素子 1 3 を挟んで立体的に直交するように形成されている。

【 0 0 1 3 】

上記記憶層 1 3 4 と磁化固定層 1 3 2 とは、例えば、ニッケル、鉄もしくはコバルト、またニッケル、鉄およびコバルトのうちの少なくとも 2 種からなる合金、またはその合金を主成分とする強磁性体が用いられる。上記磁化固定層 1 3 2 は、上記反強磁性体層 1 3 1 と接する状態に形成されていて、これらの層間に働く交換相互作用によって、磁化固定層 1 3 2 は、強い一方向の磁気異方性を持つことになる。

【 0 0 1 4 】

上記反強磁性体層 1 3 1 は、例えば、鉄・マンガン合金、ニッケル・マンガン合金、白金マンガン合金、イリジウム・マンガン合金、ロジウム・マンガン合金、コバルト酸化物およびニッケル酸化物のうちの 1 種を用いることができる。

【 0 0 1 5 】

上記トンネル絶縁層 1 3 3 は、例えば、酸化アルミニウム、酸化マグネシウム、酸化シリコン、窒化アルミニウム、窒化マグネシウム、窒化シリコン、酸化窒化アルミニウム、酸化窒化マグネシウム、酸化窒化シリコン等の絶縁体からなり、記憶層 1 3 4 と磁化固定層 1 3 2 との磁氣的結合を切るとともに、トンネル電流を流すための役割を担う。これらの磁性膜および導体膜は主にスパッタリング法により形成される。トンネル絶縁層 1 3 3 は、スパッタリングで形成された金属膜を酸化、窒化もしくは酸化窒化させることにより得ることができる。

【 0 0 1 6 】

さらにキャップ層 1 3 5 は、TMR 素子 1 3 と別の TMR 素子 1 3 とを接続する配線との相互拡散防止、接触抵抗低減および記憶層 1 3 4 の酸化防止という機能を有する。通常、銅、窒化タンタル、タンタル、窒化チタン等の材料により形成されている。

【 0 0 1 7 】

次に上記磁気メモリ装置の動作を説明する。上記TMR素子13では、磁気抵抗効果によるトンネル電流変化を検出して情報を読み出すが、その効果は記憶層134と磁化固定層132との相対磁化方向に依存する。

【0018】

TMR素子13へのデータの書き込みは、ビット線12および書き込みワード線11に電流を流し、それから発生する合成磁界によって記憶層134の磁化方向を変えて「1」または「0」を記録する。読み出しは磁気抵抗効果によるトンネル電流変化を検出して行う。記憶層134と磁化固定層132の磁化方向が等しい場合を低抵抗(これを例えば「0」とする)とし、記憶層134と磁化固定層132の磁化方向が反平行の場合を高抵抗(これを例えば「1」とする)とする。

【0019】

ビット線12を流れる書き込み電流によって記憶層134の容易軸方向磁界(H_{EA})が作られ、書き込みワード線11を流れる電流によって困難軸方向磁界(H_{HA})が作られる。

【0020】

図31に示すアステロイド曲線は、印加された容易軸方向磁界 H_{EA} および困難軸方向磁界 H_{HA} による記憶層磁化方向の反転しきい値を示している。アステロイド曲線外部A、Bに相当する合成磁界ベクトルが発生すると、磁界反転が起こり、データの書き込みができる。アステロイド曲線内部Cの合成磁界ベクトルは、その電流双安定状態の一方からセルを反転させることはない。また、電流を流しているワード線およびビット線の交点以外のセルにおいても、ワード線もしくはビット線単独で発生する磁界が印加されるため、それらの大きさが一方向反転磁界 H_K 以上の場合(領域B)は、交点以外のセルの磁化方向も反転するので、合成磁界が斜線で示す領域Aにある場合のみ、選択されたセルを選択書き込みが可能となる。

【0021】

以上のように、MRAMでは、ビット線および書き込みワード線からなる格子の交点にメモリセルが配置されている。MRAMの場合、書き込みワード線とビット線とを使用することで、アステロイド磁化反転特性を利用し、選択的に個々

のメモリセルに書き込むことが一般的である。

【 0 0 2 2 】

単一の記憶領域における合成磁化は、それに印加された容易軸方向磁界 H_{EA} と困難軸方向磁界 H_{HA} とのベクトル合成によって決まる。ビット線を通る電流はセルに容易軸方向の磁界 (H_{EA}) を印加し、書き込みワード線を通る電流はセルに困難軸方向の磁界 (H_{HA}) を印加する。

【 0 0 2 3 】

【発明が解決しようとする課題】

MRAMは主に2種類のタイプに分かれる。前記図30によって説明した1選択素子と1TMR素子(1T1J構造)とからなるMRAMの他に、図32に示すクロスポイント型MRAMが知られている。

【 0 0 2 4 】

図32に示すように、クロスポイント型MRAM301は、立体的に直交する書き込みワード線311とビット線312との間に、強磁性体層332、334でトンネル絶縁層333が挟まれていて一方の強磁性体層332に反強磁性体層331が接続されているTMR素子313と、反強磁性体層331側にn層を接続させてなるpn接合ダイオード314とを設置することで実現できる。

【 0 0 2 5 】

いま、図33に示すように、デザインルール上の書き込みワード線311とビット線312の各配線幅(=配線間隔)の最小寸法をFとすると、クロスポイント型MRAM301は $4F^2$ なるセル面積で実現できる。各TMR素子313に対してスイッチング素子がないため、アクセス速度は劣るが大容量のメモリを作ることができる。

【 0 0 2 6 】

一方、前記図30に示した1選択素子と1TMR素子(1T1J構造)、またはこれを相補型に用いた2選択素子と2TMR素子(2T2J構造)からなるMRAMセルでは、直交する書き込みワード線とビット線との2本の配線のうち、書き込みワード線はTMR素子と電氣的に絶縁されていなければならない。このため、TMR素子の磁化固定層と選択素子のMOSトランジスタの拡散層とを接

続させるためには、TMR素子直下に形成される書き込みワード線を迂回して、引き出し電極、接続孔等を設ける必要があった。

【0027】

1選択素子と1TMR素子のMRAMでは、図34に示すように、デザインルール上の書き込みワード線11とビット線12の各配線幅（＝配線間隔）の最小寸法をFとすると、セルの大きさは、書き込みワード線11とビット線12との間の領域にトンネル磁気抵抗素子13を設け、ビット線12と選択素子のトランジスタの拡散層（図示せず）とを接続するコンタクトCを設ける必要があるため、セルを構成するのに必要な最小の長さは、ビット線12の配設方向に4F、書き込みワード線11の配設方向に2Fとなる。したがって、セル面積を $8F^2$ より小さくすることはできない。なお、図面に示した構成では、上記選択素子のトランジスタのゲート電極24が書き込みワード線11の下方側方に形成されている。

【0028】

以上、説明したように、1選択素子と1TMR素子のMRAMは、先に説明したクロスポイント型MRAMよりもアクセス速度が劣ることはないが、メモリセルアレイの集積度が1/2になるという問題点があった。そこで、1選択素子と1TMR素子のMRAMのアクセス速度を維持するとともに、クロスポイント型MRAMと同等なセル面積を実現することで高集積化が図れる1選択素子と1TMR素子のMRAMを提供する。

【0029】

【課題を解決するための手段】

本発明は、上記課題を解決するためになされた磁気メモリ装置およびその製造方法である。

【0030】

本発明の磁気メモリ装置は、第1配線と、前記第1配線と立体的に交差する第2配線と、前記第1配線と電氣的に絶縁され、前記第2配線と電氣的に接続されたもので、前記第1配線と前記第2配線との交差領域にトンネル絶縁層を強磁性体で挟んで構成されるトンネル磁気抵抗素子とを備えたもので、前記強磁性体の

スピン方向が平行もしくは反平行によって抵抗値が変化することを利用して情報を記憶する不揮発性の磁気メモリ装置において、前記トンネル磁気抵抗素子と前記第 1 配線より下層に設けられた配線層とを接続するもので、前記第 1 配線と絶縁された状態でかつ前記第 1 配線内を貫通した状態に設けられた接続孔と、前記トンネル磁気抵抗素子の前記第 2 配線が接続される側とは反対側と前記第 1 配線より下層に設けられた配線層とを接続するもので前記接続孔内に形成されたコンタクト部とを備えたものである。

【 0 0 3 1 】

上記磁気メモリ装置では、第 1 配線と絶縁された状態にかつ第 1 配線内を貫通した状態に設けられた接続孔と、トンネル磁気抵抗素子の第 2 配線が接続される側とは反対側と第 1 配線より下層に設けられた配線層とを接続するもので接続孔内に形成されたコンタクト部とを備えたことから、トンネル磁気抵抗素子直下にコンタクト部が形成される。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と第 1 配線より下層に設けられた配線層との接続が行える。したがって、1 選択素子と 1 TMR 素子とで構成される MRAM において、従来の 1 選択素子と 1 TMR 素子型の MRAM と同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型 MRAM と同等のセル面積に縮小化が可能になる。

【 0 0 3 2 】

本発明の磁気メモリ装置の第 1 製造方法は、表面が絶縁性の基体上に第 1 配線を形成する工程と、前記第 1 配線を覆う絶縁膜を形成する工程と、前記絶縁膜より前記第 1 配線内を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、前記接続孔内にコンタクト部を形成する工程と、トンネル絶縁層を強磁性体で挟んでなるもので、前記第 1 配線と電氣的に絶縁されかつ前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えている。

【0033】

上記磁気メモリ装置の第1製造方法では、絶縁膜より第1配線内を貫通して第1配線より下層の基体に形成されている配線層に達する接続孔を形成する工程と、接続孔の側壁にサイドウォール絶縁膜を形成する工程と、接続孔内にコンタクト部を形成する工程と備えていることから、トンネル磁気抵抗素子直下にコンタクト部を形成することが可能になる。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と他の配線との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0034】

本発明の磁気メモリ装置の第2製造方法は、表面が絶縁性の基体上に高透磁率膜、第1配線層および絶縁膜とを下層より順に形成する工程と、前記絶縁膜より前記第1配線層および高透磁率膜を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、前記接続孔内にコンタクト部を形成する工程と、前記絶縁膜上にダミー膜を形成する工程と、前記ダミー膜から前記高透磁率膜までを第1配線の形状に加工する工程と、前記第1配線の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォールを形成して、前記高透磁率膜と前記高透磁率サイドウォールとで磁束集中器を形成する工程と、前記ダミー膜を除去する工程と、前記絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第1配線と立体的に交差する第2配線を形成する工程とを備えている。

【0035】

上記磁気メモリ装置の第2製造方法では、書き込みワード線、磁束集中器等を貫通する接続孔とその内部にサイドウォール絶縁膜を介してコンタクト部を形成

する工程を備えていることから、前記第1製造方法と同様に、トンネル磁気抵抗素子直下にコンタクト部を形成することが可能になる。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と他の配線との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0036】

さらに第1配線の両側面およびトンネル磁気抵抗素子に対向する面とは反対側の面に高透磁率膜からなる磁束集中器を形成する工程を備えていることから、第1配線に電流を流した際に発せられる電流磁界は、第1配線の両側面に形成される高透磁率膜によって、トンネル磁気抵抗素子の記憶層（記録層ともいう）に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに第1配線のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【0037】

本発明の磁気メモリ装置の第3製造方法は、表面が絶縁性の基体上に高透磁率膜、第1配線層および第1絶縁膜とを下層より順に形成する工程と、前記第1絶縁膜より前記第1配線層および高透磁率膜を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、前記接続孔内にコンタクト部を形成する工程と、前記第1絶縁膜から前記高透磁率膜までを第1配線の形状に加工する工程と、前記第1配線の形状に加工した積層体の側壁に高透磁率材料からなる第1高透磁率サイドウォールを形成して、前記高透磁率膜と前記第1高透磁率サイドウォールとで磁束集中器を形成する工程と、第1絶縁膜、コンタクト部および磁束集中器を覆う第2絶縁膜を形成した後、前記第2絶縁膜を平坦化するとともに前記磁束集中器

の先端部を露出させる工程と、前記第 1 絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、前記 TMR 素子の側壁にサイドウォール絶縁膜を形成する工程と、前記 TMR 素子の側壁に前記サイドウォール絶縁膜を介して、前記磁束集中器の先端部に接続される第 2 高透磁率サイドウォールを形成する工程と、前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えている。

【 0 0 3 8 】

上記磁気メモリ装置の第 3 製造方法では、書き込みワード線、磁束集中器等を貫通する接続孔とその内部にサイドウォール絶縁膜を介してコンタクト部を形成する工程を備えていることから、前記第 1 製造方法と同様に、トンネル磁気抵抗素子直下にコンタクト部を形成することが可能になる。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と他の配線との接続が行える。したがって、1 選択素子と 1 TMR 素子とで構成される MRAM において、従来の 1 選択素子と 1 TMR 素子型の MRAM と同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型 MRAM と同等のセル面積に縮小化が可能になる。

【 0 0 3 9 】

さらに第 1 配線の両側面およびトンネル磁気抵抗素子に対向する面とは反対側の面に高透磁率膜からなる磁束集中器を形成する工程を備えていることから、第 1 配線に電流を流した際に発せられる電流磁界は、第 1 配線の両側面に形成される高透磁率膜によって、トンネル磁気抵抗素子の記憶層（記録層ともいう）に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに第 1 配線のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 0 4 0 】

本発明の磁気メモリ装置の第4製造方法は、表面が絶縁性の基体上に第1配線を形成する工程と、前記第1配線を覆う第1絶縁膜を形成する工程と、前記第1絶縁膜上に高透磁率膜および第2絶縁膜とを下層より順に形成する工程と、前記第2絶縁膜より前記高透磁率膜、第1絶縁膜および第1配線を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、前記接続孔内にコンタクト部を形成する工程と、前記第2絶縁膜上にダミー膜を形成する工程と、前記第1配線上に前記ダミー膜、第2絶縁膜および高透磁率膜を第1配線の形状に加工する工程と、前記第1配線の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォールを形成して、前記高透磁率膜と前記高透磁率サイドウォールとで磁束集中器を形成する工程と、前記ダミー膜を除去する工程と、前記第2絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第1配線と立体的に交差する第2配線を形成する工程とを備えている。

【 0 0 4 1 】

上記磁気メモリ装置の第4製造方法では、書き込みワード線、磁束集中器等を貫通する接続孔とその内部にサイドウォール絶縁膜を介してコンタクト部を形成する工程を備えていることから、前記第1製造方法と同様に、トンネル磁気抵抗素子直下にコンタクト部を形成することが可能になる。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と他の配線との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【 0 0 4 2 】

さらに第1配線を形成した後に、第1配線とトンネル磁気抵抗素子との間およびトンネル磁気抵抗素子の側面側に、絶縁膜を介して、高透磁率膜からなる磁束

集中器を形成する工程を備えていることから、第 1 配線に電流を流した際に発せられる電流磁界がトンネル磁気抵抗素子の側面下部側の磁束集中器によって、トンネル磁気抵抗素子の記憶層（記録層ともいう）に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに第 1 配線のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくてすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 0 4 3 】

本発明の磁気メモリ装置の第 5 製造方法は、表面が絶縁性の基体上に第 1 高透磁率膜、第 1 配線層および第 1 絶縁膜とを下層より順に形成する工程と、前記第 1 絶縁膜から前記第 1 高透磁率膜までを第 1 配線の形状に加工する工程と、前記第 1 配線の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォールを形成して、前記第 1 高透磁率膜と前記高透磁率サイドウォールとで第 1 磁束集中器を形成する工程と、前記第 1 磁束集中器および第 1 絶縁膜を覆う第 2 絶縁膜を形成する工程と、前記第 2 絶縁膜上に第 2 高透磁率膜および第 3 絶縁膜とを下層より順に形成する工程と、前記第 3 絶縁膜より前記第 2 高透磁率膜、第 2 絶縁膜、第 1 絶縁膜、第 1 配線および第 1 磁束集中器を貫通して前記基体に形成されている配線層に達する接続孔を形成する工程と、前記接続孔の側壁にサイドウォール絶縁膜を形成する工程と、前記接続孔内にコンタクト部を形成する工程と、前記第 3 絶縁膜上にダミー膜を形成する工程と、前記第 2 配線上に前記ダミー膜、第 3 絶縁膜および第 2 高透磁率膜を第 1 配線の形状に加工する工程と、前記第 1 配線の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォールを形成して、前記第 2 高透磁率膜と前記高透磁率サイドウォールとで第 2 磁束集中器を形成する工程と、前記ダミー膜を除去する工程と、前記第 3 絶縁膜上に、トンネル絶縁層を強磁性体で挟んでなるもので前記コンタクト部に接続されるトンネル磁気抵抗素子を形成する工程と、前記トンネル磁気抵抗素子と電氣的に接続するもので前記トンネル磁気抵抗素子を間にして前記第 1 配線と立体的に交差する第 2 配線を形成する工程とを備えている。

【 0 0 4 4 】

上記磁気メモリ装置の第5製造方法では、書き込みワード線、磁束集中器等を貫通する接続孔とその内部にサイドウォール絶縁膜を介してコンタクト部を形成する工程を備えていることから、前記第1製造方法と同様に、トンネル磁気抵抗素子直下にコンタクト部を形成することが可能になる。このため、セル面積に占めるコンタクト部の面積を新たに創出することなく、トンネル磁気抵抗素子のセル面積を利用して、トンネル磁気抵抗素子と他の配線との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【 0 0 4 5 】

さらに、第1配線の両側面およびトンネル磁気抵抗素子に対向する面とは反対側の面に高透磁率膜からなる第1磁束集中器を形成する工程と、第1配線を形成した後に、第1配線とトンネル磁気抵抗素子との間およびトンネル磁気抵抗素子の側面側に、絶縁膜を介して、高透磁率膜からなる第2磁束集中器を形成する工程とを備えていることから、第1配線に電流を流した際に発せられる電流磁界は第1磁束集中器から第2磁束集中器に伝達されてトンネル磁気抵抗素子の記憶層（記録層ともいう）に効率よく集中される。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに第1配線のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 0 4 6 】

【発明の実施の形態】

本発明の磁気メモリ装置に係る第1実施の形態を、図1の概略構成断面図によって説明する。

【 0 0 4 7 】

図1に示すように、半導体基板（例えばp型半導体基板）21の表面側にはp

型ウエル領域（図示せず）が形成されている。この p 型ウエル領域には、トランジスタ形成領域を分離する素子分離領域 2 3 が、例えば S T I（Shallow Trench Isolation）で形成されている。上記 p 型ウエル領域には、選択素子用の電界効果型トランジスタ 2 4、2 4 が形成されている。電界効果型トランジスタ 2 4 には、上記 p 型ウエル領域上に形成されたゲート絶縁膜 2 5 を介してゲート電極（ワード線）2 6 が形成され、ゲート電極 2 6 の両側における p 型ウエル領域には拡散層領域（例えば N^+ 拡散層領域）2 7、2 8 が形成されている。図面では、二つの選択素子用の電界効果型トランジスタ 2 4 が一つの拡散層 2 7 を共有した形態になっている。

【 0 0 4 8 】

上記電界効果トランジスタ 2 4 は読み出しのためのスイッチング素子として機能する。これには、n 型または p 型電界効果トランジスタの他に、ダイオード、バイポーラトランジスタ等の各種スイッチング素子を用いることも可能である。

【 0 0 4 9 】

上記電界効果型トランジスタ 2 4 を覆う状態に第 1 絶縁膜 4 1 が形成されている。この第 1 絶縁膜 4 1 には上記拡散層領域 2 7、2 8 に接続するコンタクト部（例えばタングステンに代表される高融点金属を用いた導電性プラグ）2 9、3 0 が形成されている。さらに第 1 絶縁膜 4 1 上にはコンタクト部 2 9 に接続するセンス線 1 5、コンタクト部 3 0 に接続するランディングパッド（第 1 ランディングパッド）3 1 等が形成されている。

【 0 0 5 0 】

上記第 1 絶縁膜 4 1 上には、上記センス線 1 5、第 1 ランディングパッド 3 1 等を覆う第 2 絶縁膜 4 2 が形成されている。この第 2 絶縁膜 4 2 には上記第 1 ランディングパッド 3 1 に接続するコンタクト部（例えばタングステンに代表される高融点金属を用いた導電性プラグ）3 2 が形成されている。さらに上記第 2 絶縁膜 4 2 上には、コンタクト部 3 2 に接続するランディングパッド（第 2 ランディングパッド）3 3 が形成されている。

【 0 0 5 1 】

上記第 2 絶縁膜 4 2 上には、上記第 2 ランディングパッド 3 3 等を覆う第 3 絶

緑膜 4 3 が形成されている。この第 3 絶縁膜 4 3 上には、書き込みワード線 1 1 が上記第 2 ランディングパッド 3 3 上方を通るように形成されている。

【 0 0 5 2 】

上記第 3 絶縁膜 4 3 上には、上記書き込みワード線 1 1 等を覆う第 4 絶縁膜 4 4 が形成されている。この第 4 絶縁膜 4 4 には、上記書き込みワード線 1 1 中を貫通して上記第 2 ランディングパッド 3 3 に達する接続孔 6 1 が形成されている。

【 0 0 5 3 】

上記接続孔 6 1 内部にはサイドウォール絶縁膜 6 2 を介してコンタクト部 6 3 が、例えばタングステンに代表される高融点金属を用いた導電性プラグで形成されている。したがって、サイドウォール絶縁膜 6 2 によって書き込みワード線 1 1 とコンタクト部 6 3 とは電氣的に絶縁されている。

【 0 0 5 4 】

さらに、上記第 4 絶縁膜 4 4 上には、バリアメタル層 1 3 0 が形成され、その上面で、上記書き込みワード線 1 1 上方に反強磁性体層 1 3 1 が形成され、この反強磁性体層 1 3 1 上には、強磁性体層からなる磁化固定層 1 3 2 とトンネル絶縁層 1 3 3 と磁化が比較的容易に回転する記憶層 1 3 4 との積層構造体が形成され、その上にキャップ層 1 3 5 が形成されている。この反強磁性体層 1 3 1 からキャップ層 1 3 5 によって情報記憶素子（以下、TMR 素子という）1 3 が構成されている。さらにキャップ層 1 3 5 上には第 2 配線となるビット線 1 2 に接続する電極層 1 3 6 が形成されている。

【 0 0 5 5 】

上記第 4 の絶縁膜 4 4 上には上記 TMR 素子 1 3 等を覆う第 5 の絶縁膜 4 5 が形成されている。この第 5 の絶縁膜 4 5 は表面が平坦化され、上記電極層 1 3 6 表面が露出されている。上記第 5 の絶縁膜 4 5 上には、上記電極層 1 3 6 の上面に接続するものでかつ上記書き込みワード線 1 1 上に上記 TMR 素子 1 3 を間にして立体的に交差（例えば直交）するビット線 1 2 が形成されている。

【 0 0 5 6 】

上記 TMR 素子 1 3 の磁化固定層 1 3 2 および記憶層 1 3 4 は、強磁性体層の

単層構造であってもよく、もしくは2層以上の強磁性体層を、例えば、ルテニウム、銅、クロム、金、銀等で形成される導電体層を挟んで積層させた構造であってもよい。また上記反強磁性体層131の下地に、TMR素子と直列に接続されるスイッチング素子との接続に用いられる下地導電層（図示せず）を形成することも可能である。また、下地導電層を反強磁性体層131によって兼ねることも可能である。

【0057】

上記記憶層134と磁化固定層132とは、例えば、ニッケル、鉄もしくはコバルト、またニッケル、鉄およびコバルトのうちの少なくとも2種からなる合金、またはその合金を主成分とする強磁性体が用いられる。上記磁化固定層132は、上記反強磁性体層131と接する状態に形成されていて、これらの層間に働く交換相互作用によって、磁化固定層132は、強い一方向の磁気異方性を持つことになる。

【0058】

上記反強磁性体層131は、例えば、鉄・マンガン合金、ニッケル・マンガン合金、白金マンガン合金、イリジウム・マンガン合金、ロジウム・マンガン合金、コバルト酸化物およびニッケル酸化物のうちの1種を用いることができる。

【0059】

上記トンネル絶縁層133は、例えば、酸化アルミニウム、酸化マグネシウム、酸化シリコン、窒化アルミニウム、窒化マグネシウム、窒化シリコン、酸化窒化アルミニウム、酸化窒化マグネシウム、酸化窒化シリコン等の絶縁体からなり、記憶層134と磁化固定層132との磁氣的結合を切るとともに、トンネル電流を流すための役割を担う。これらの磁性膜および導体膜は主にスパッタリング法により形成される。トンネル絶縁層133は、スパッタリングで形成された金属膜を酸化、窒化もしくは酸化窒化させることにより得ることができる。

【0060】

さらに上層にはキャップ層135、ビット線との接続を行う電極層136が形成されている。上記キャップ層135は、TMR素子13と別のTMR素子13とを接続する配線との相互拡散防止、接触抵抗低減および記憶層134の酸化防

止という機能を有する。通常、銅、窒化タンタル、タンタル、窒化チタン等の材料により形成されている。上記電極層 136 には、ビット線と接続する導電体で通常タングステンまたは窒化タングステンが用いられる。

【0061】

次に上記磁気メモリ装置 1 の動作を説明する。上記 TMR 素子 13 では、磁気抵抗効果によるトンネル電流変化を検出して情報を読み出すが、その効果は記憶層 134 と磁化固定層 132 との相対磁化方向に依存する。

【0062】

また上記 TMR 素子 13 では、ビット線 12 および書き込みワード線 11 に電流を流し、その合成磁界で記憶層 134 の磁化の方向を変えて「1」または「0」を記録する。読み出しは磁気抵抗効果によるトンネル電流変化を検出して行う。記憶層 134 と磁化固定層 132 の磁化方向が等しい場合を低抵抗(これを例えば「0」とする)とし、記憶層 134 と磁化固定層 132 の磁化方向が反平行の場合を高抵抗(これを例えば「1」とする)とする。

【0063】

この形状では書き込みワード線 11 に開けた接続孔 61 およびこの接続孔 61 と書き込みワード線 11 の合わせズレにより記憶層 132 の磁場が変わることが懸念される。そこで図 2 の (1) の平面図および (2) の (1) 図における A-A 線断面図に示すように、書き込みワード線 11 に接続孔 61 を開け、この接続孔 61 の中心軸 Z_{TH} の位置と TMR 素子 13 の中心軸 Z_{TMR} の位置とのずれ量 D_y (図 2 (3)、(4) のグラフの横軸: TMR 素子とスルーホールとのずれ量) と、TMR 素子 13 の記憶層が磁化反転に必要な電流 (図 2 (3)、(4) グラフの縦軸: 磁化反転に必要な電流) との関係をシミュレーションにより求めた。この結果を図 2 (3)、(4) に示す。

【0064】

図 2 の (1) および (2) に示すように、書き込みワード線 11 は X 軸方向に配設され、TMR 素子 13 の大きさは短径 (X 軸方向) が $0.13 \mu m$ 、長径 (Y 軸方向) が $0.26 \mu m$ の楕円柱形状とし、接続孔 61 の直径は $50 nm$ と $80 nm$ の円形開口部を有するものとした。また接続孔 61 の中心軸 Z_{TH} は TMR 素

子 1 3 の中心軸 Z_{TMR} に対して Y 軸方向にずれるものとして TMR 素子 1 3 の中心軸 Z_{TMR} に対する接続孔 6 1 の中心軸 Z_{TH} のズレ量 (Y 方向のずれ量) を D_y とした。したがって、 $D_y = 0$ のとき、TMR 素子 1 3 の中心軸 Z_{TMR} と接続孔 6 1 の中心軸 Z_{TH} とが一致する。さらに TMR 素子 1 3 と書き込みワード線 1 1 との間隔を Gap とした。なお、図面では絶縁膜の図示は省略されている。

【 0 0 6 5 】

図 2 の (3) に示すグラフは、 $Gap = 10 \text{ nm}$ の場合の磁化反転に必要な電流 I と TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y との関係を示すもので、接続孔 6 1 を形成しない場合、接続孔 6 1 の直径が 50 nm の場合、接続孔 6 1 の直径が 80 nm の場合ともに、TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y が $-60 \text{ nm} \leq D_y \leq 60 \text{ nm}$ の範囲では、 6 mA で一定であった。すなわち、TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y に関係なく反転電流は一定になった。

【 0 0 6 6 】

また図 2 の (4) に示すグラフは、 $Gap = 100 \text{ nm}$ の場合の磁化反転に必要な電流 I と TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y との関係を示すもので、接続孔を形成しない場合、接続孔 6 1 の直径 d が 50 nm の場合、接続孔 6 1 の直径 d が 80 nm の場合のいずれも、TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y が $-60 \text{ nm} \leq D_y \leq 60 \text{ nm}$ の範囲では、 10 mA で一定であった。すなわち、TMR 素子 1 3 と接続孔 6 1 とのずれ量 D_y に関係なく反転電流は一定になった。

【 0 0 6 7 】

したがって、書き込みワード線 1 1 を貫通する接続孔 6 1 は、書き込みワード線 1 1 で発生される磁場の強さにはほとんど影響を与えないことがわかる。また、接続孔 6 1 と書き込みワード線 1 1 の合わせズレは少なくとも $\pm 60 \text{ nm}$ までは発生磁場強度に影響を与えないことがわかる。

【 0 0 6 8 】

上記磁気メモリ装置 1 では、第 1 配線の書き込みワード線 1 1 と絶縁された状態にかつ書き込みワード線 1 1 を貫通した状態に設けられた接続孔 6 1 を通して、TMR 素子 1 3 の第 2 配線のビット線 1 2 が接続される側とは反対側と他の配

線層である第2ランディングパッド33とが接続されるコンタクト部63を備えたことから、TMR素子13直下にコンタクト部63が形成される。このため、セル面積に占めるコンタクト部63の面積を新たに創出することなく、TMR素子13のセル面積を利用して、選択素子のMOSトランジスタ24の拡散層28にコンタクト部30、32、第1ランディングパッド31等を介して接続されている第2ランディングパッド33とTMR素子13との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0069】

次に、本発明の磁気メモリ装置に係る第2実施の形態を、図3によって説明する。図3では、(1)にレイアウト図を示し、(2)に(1)図におけるA-A線断面図を示す。

【0070】

第2実施の形態の磁気メモリ装置は、書き込みワード線とこの書き込みワード線を貫通するように形成される接続孔が前記第1実施の形態の磁気メモリ装置と異なる。その他の構成は、第1実施の形態の磁気メモリ装置と同様となっている。

【0071】

ここでは、第1実施の形態の磁気メモリ装置と異なる構成部分を中心に説明する。図3に示すように、第2ランディングパッド33を覆う第3絶縁膜43上には、2本の書き込みワード線11(11a、11b)が並行に形成され、この2本の書き込みワード線11の上方で、2本の書き込みワード線11を覆う第4絶縁膜44上には、TMR素子13が形成されている。さらにTMR素子13を覆う第5絶縁膜45が形成され、第5絶縁膜45表面にはTMR素子13上面が露出されている。そして2本の書き込みワード線11上方にTMR素子13を間にして立体的に交差(例えば直交)するビット線12がTMR素子13の上面に接続して第5絶縁膜45上に形成されている。また上記TMR素子13下より2本

の書き込みワード線 1 1 a、1 1 b 間を通して下層に形成されている第 2 ランディングパッド 3 3 に達するように接続孔 6 1 が形成され、この接続孔 6 1 側壁にはサイドウォール絶縁膜 6 2 が形成されている。さらに接続孔 6 1 内にはサイドウォール絶縁膜 6 2 を介して、TMR 素子 1 3 の下面と第 2 ランディングパッド 3 3 とを接続するコンタクト部 6 3 が、例えばタングステンプラグで形成されている。

【 0 0 7 2 】

上記第 2 実施の形態の磁気メモリ装置によれば、前記第 1 実施の形態の磁気メモリ装置と同様なる利点があるとともに、以下のような利点がある。すなわち、書き込みワード線 1 1 が 2 本に形成されていることにより、TMR 素子 1 3 へ磁束を集中的に印加することができるので、TMR 素子 1 3 の記憶層の磁化反転が容易になる利点がある。

【 0 0 7 3 】

また、図 4 のレイアウト図に示すように、上記 2 本の書き込みワード線 1 1 a、1 1 b は、部分的に接続されていてもよい。その接続部分 1 1 c は図示したように TMR 素子 1 3 端部に形成されるとよい。この接続部分 1 1 c は TMR 素子 1 3 にオーバーラップする状態に形成されていてもよい。このように TMR 素子 1 3 端部に書き込みワード線 1 1 a と書き込みワード線 1 1 b とを接続する接続部分 1 1 c が形成されることにより、書き込みワード線で発生された磁界がさらに効率よく TMR 素子に印加されるようになる。なお、書き込みワード線 1 1 は 3 本以上に形成されていても差し支えはない。

【 0 0 7 4 】

また、図 5 のレイアウト図に示すように、上記接続孔 6 1 は、書き込みワード線 1 1 の配設方向に長く形成されていてもよい。さらに接続孔 6 1 は TMR 素子 1 3 よりはみ出すように形成されていてもよい。このように接続孔 6 1 を形成することにより TMR 素子 1 3 および下層配線、例えばランディングパッド（図示せず）や TMR 素子 1 3 との接続面積を大きくすることが可能になり、コンタクト抵抗を低減することができる。また図 4 によって説明した書き込みワード線が複数本形成されている場合も同様に、接続孔 6 1 は、書き込みワード線 1 1 の配

設方向に長く形成することができ、さらに接続孔 6 1 は TMR 素子 1 3 よりはみ出すように形成することができる。

【 0 0 7 5 】

次に、本発明の磁気メモリ装置に係る第 3 実施の形態を、図 6 の概略構成断面図によって説明する。本発明の第 3 実施の形態は、上記図 1 によって説明した磁気メモリ装置において、書き込みワード線から発する電流磁界を効率よく記憶層に集中させることができるように、磁束集中器を設けたものである。

【 0 0 7 6 】

その基本構成は、図 6 の (1) に示すように、磁気メモリ装置 3 (3 a) は、書き込みワード線 1 1 を備え、この書き込みワード線 1 1 の上方でかつ書き込みワード線 1 1 に交差 (例えば直交) するようにビット線 1 2 が形成され、その交差領域で書き込みワード線 1 1 の上方には絶縁膜 4 7 を介してトンネル磁気抵抗素子 (以下 TMR という) 1 3 が形成され、この TMR 素子 1 3 はビット線 1 2 に接続されている。

【 0 0 7 7 】

上記書き込みワード線 1 1 には、少なくとも、この書き込みワード線 1 1 の両側面および TMR 素子 1 3 に対向する面とは反対側の面を囲むように、高透磁率膜からなる磁束集中器 5 1 (5 1 a) が設けられている。しかも書き込みワード線 1 1 の側面に形成された上記磁束集中器 5 1 の少なくとも一方 (図面では両方) は、書き込みワード線 1 1 より TMR 素子 1 3 側に突き出した状態に形成されている。すなわち、上記磁束集中器 5 1 の TMR 素子 1 3 側に突き出した状態に形成されている部分は、上記 TMR 素子 1 3 の側面に絶縁膜 4 6 を介して延長形成されている。この磁束集中器 5 1 の側壁部分の先端部 5 1 S は、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 (図示せず) との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとするのが好ましい。また、磁束集中器 5 1 の先端部 5 1 S と TMR 素子 1 3 との距離 x は、磁束集中器 5 1 の先端部 5 1 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下とすることが好ましい。

【 0 0 7 8 】

また磁束集中器 5 1 を構成する高透磁率材料としては、例えば最大透磁率 μ_m が 1 0 0 以上の軟磁性体を用いることができ、具体的には、一例としてニッケル・鉄・コバルトを含む合金、鉄・アルミニウム (FeAl) 合金、フェライト合金、等を用いることができる。

【 0 0 7 9 】

さらに、TMR素子 1 3 からランディングパッド 3 3 に接続するように、上記絶縁膜 4 7、書き込みワード線 1 1、第 1 磁束集中器 5 1、第 3 絶縁膜 4 3 を貫通する状態に、接続孔 6 1 が形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR素子 1 3 の反強磁性体層 1 3 1 (もしくはバリアメタル層 (図示せず)) とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 0 8 0 】

なお、図示したように、書き込みワード線 1 1 と磁束集中器 5 1 の間に電氣的絶縁層を設けない場合、磁束集中器 5 1 には電流損を防ぐため比抵抗率の高い軟磁性膜を用いることが望ましい。また図示したように、上記磁束集中器 5 1 は書き込みワード線 1 1 の両側面に形成された部分は書き込みワード線 1 1 より TMR素子 1 3 側に突き出した状態に形成されているが、その突き出した状態に形成される部分は書き込みワード線 1 1 の片方の側面に形成されているもののみでも良い。

【 0 0 8 1 】

次いで、上記基本構成を組み込んだ磁気メモリ装置 3 の具体的構成例を、図 6 の (2) によって説明する。なお、本願発明構成は、前記図 1 によって説明した構成にも適用できる。

【 0 0 8 2 】

図 6 の (2) に示すように、半導体基板 (例えば p 型半導体基板) 2 1 の表面側には p 型ウエル領域 (図示せず) が形成されている。この p 型ウエル領域には、トランジスタ形成領域を分離する素子分離領域 2 3 が、例えば STI (Shallo

w Trench Isolation) で形成されている。上記 p 型ウエル領域には、選択素子用の電界効果型トランジスタ 2 4 が形成されている。電界効果型トランジスタ 2 4 には、上記 p 型ウエル領域上に形成されたゲート絶縁膜 2 5 を介してゲート電極（ワード線）2 6 が形成され、ゲート電極 2 6 の両側における p 型ウエル領域には拡散層領域（例えば N^+ 拡散層領域）2 7、2 8 が形成されている。

【 0 0 8 3 】

上記電界効果トランジスタ 2 4 は読み出しのためのスイッチング素子として機能する。これは、n 型または p 型電界効果トランジスタの他に、ダイオード、バイポーラトランジスタ等の各種スイッチング素子を用いることも可能である。

【 0 0 8 4 】

上記電界効果型トランジスタ 2 4 を覆う状態に第 1 絶縁膜 4 1 が形成されている。この第 1 絶縁膜 4 1 には上記拡散層領域 2 7、2 8 に接続するコンタクト部（例えばタンゲステンに代表される高融点金属を用いた導電性プラグ）2 9、3 0 が形成されている。さらに第 1 絶縁膜 4 1 上にはコンタクト部 2 9 に接続するセンス線 1 5、コンタクト部 3 0 に接続するランディングパッド（第 1 ランディングパッド）3 1 等が形成されている。

【 0 0 8 5 】

上記第 1 絶縁膜 4 1 上には、上記センス線 1 5、第 1 ランディングパッド 3 1 等を覆う第 2 絶縁膜 4 2 が形成されている。この第 2 絶縁膜 4 2 には上記第 1 ランディングパッド 3 1 に接続するコンタクト部（例えばタンゲステンに代表される高融点金属を用いた導電性プラグ）3 2 が形成されている。さらに上記第 2 絶縁膜 4 2 上には、コンタクト部 3 2 に接続するランディングパッド（第 2 ランディングパッド）3 3 が形成されている。

【 0 0 8 6 】

上記第 2 絶縁膜 4 2 上には、上記第 2 ランディングパッド 3 3 等を覆う第 3 絶縁膜 4 3 が形成されている。この第 3 絶縁膜 4 3 上には、書き込みワード線 1 1 が上記第 2 ランディングパッド 3 3 上方を通るように形成されている。

【 0 0 8 7 】

上記書き込みワード線 1 1 には、少なくとも、書き込みワード線 1 1 の両側面

およびトンネル磁気抵抗素子（以下TMRという）13に対向する面とは反対側の面を囲むように、前記図6の（1）によって説明したのと同様な構成を有する磁束集中器51が設けられている。しかも書き込みワード線11の側面に形成された上記磁束集中器51の少なくとも一方（図面では両方）は、書き込みワード線11より後に詳述するTMR素子13側に突き出した状態に形成されている。

【0088】

上記図1では、上記突き出した状態に形成されている部分の磁束集中器51は、上記TMR素子13に対して第4絶縁膜44および第5絶縁膜45の一部を介してTMR素子13の側面に延長形成されている。延長形成された磁束集中器51の側壁部分の先端部51Sは、例えばTMR素子13の記憶層134とほぼ同等の高さに形成される。また、磁束集中器51の先端部51SとTMR素子13との距離は、磁束集中器51の先端部51Sに集中させた電流磁束が記憶層134に効率よく達する距離とする必要があり、例えば200nm以下に形成されている。

【0089】

また磁束集中器51を構成する高透磁率材料には、例えば最大透磁率 μ_m が100以上の軟磁性体を用いることができ、具体的には、一例としてニッケル・鉄・コバルトを含む合金、鉄・アルミニウム（FeAl）合金もしくはフェライト合金を用いている。

【0090】

上記第3絶縁膜43上には、上記書き込みワード線11、磁束集中器51、第2ランディングパッド33等を覆う第4絶縁膜44が形成されている。この第4絶縁膜44および上記第3絶縁膜43には、上記書き込みワード線11および磁束集中器51中を貫通して上記第2ランディングパッド33に達する接続孔61が形成されている。

【0091】

上記接続孔61内部にはサイドウォール絶縁膜62を介してコンタクト部63が、例えばタングステンに代表される高融点金属を用いた導電性プラグで形成されている。したがって、サイドウォール絶縁膜62によって書き込みワード線1

1 および磁束集中器 5 1 とコンタクト部 6 3 とは電氣的に絶縁されている。

【 0 0 9 2 】

さらに、上記第 4 絶縁膜 4 4 上には、バリアメタル層 1 3 0 が形成され、その上面で、上記書き込みワード線 1 1 上方に反強磁性体層 1 3 1 が形成され、この反強磁性体層 1 3 1 上には、強磁性体層からなる磁化固定層 1 3 2 とトンネル絶縁層 1 3 3 と磁化が比較的容易に回転する記憶層 1 3 4 との積層構造体が形成され、その上にキャップ層 1 3 5 が形成されている。この反強磁性体層 1 3 1 からキャップ層 1 3 5 によって情報記憶素子（以下、TMR 素子という）1 3 が構成されている。さらにキャップ層 1 3 5 上には第 2 配線となるビット線 1 2 に接続する電極層 1 3 6 が形成されている。

【 0 0 9 3 】

上記第 4 の絶縁膜 4 4 上には上記 TMR 素子 1 3 等を覆う第 5 の絶縁膜 4 5 が形成されている。この第 5 の絶縁膜 4 5 は表面が平坦化され、上記電極層 1 3 6 表面が露出されている。上記第 5 の絶縁膜 4 5 上には、上記電極層 1 3 6 の上面に接続するものでかつ上記書き込みワード線 1 1 上に上記 TMR 素子 1 3 を間にして立体的に交差（例えば直交）するビット線 1 2 が形成されている。

【 0 0 9 4 】

上記 TMR 素子 1 3 の磁化固定層 1 3 2 および記憶層 1 3 4 は、強磁性体層の単層構造であってもよく、もしくは 2 層以上の強磁性体層を、例えば、ルテニウム、銅、クロム、金、銀等で形成される導電体層を挟んで積層させた構造であってもよい。また上記反強磁性体層 1 3 1 の下地に、TMR 素子と直列に接続されるスイッチング素子との接続に用いられる下地導電層（図示せず）を形成することも可能である。また、下地導電層を反強磁性体層 1 3 1 によって兼ねることも可能である。

【 0 0 9 5 】

上記磁気メモリ装置 3 の各構成部品は上記磁束集中器 5 1 を除いて前記図 1 によって説明した磁気メモリ装置 1 と同様である。

【 0 0 9 6 】

次に、上記構成の磁気メモリ装置 3 の書き込みワード線 1 1 が発する電流磁界

の分布を調べたシミュレーション結果を、図 7 によって説明する。図 7 では、書き込みワード線 1 1、ビット線 1 2、TMR 素子 1 3 および磁束集中器 5 1 を単純化して示す。シミュレーションでは、書き込みワード線 1 1 の側面に形成された磁束集中器 5 1 の先端部 5 1 S の厚さ t を $0.21\ \mu\text{m}$ とし、上記書き込みワード線 1 1 の両側面に形成された先端部 5 1 S の間隔 d を $0.59\ \mu\text{m}$ とした。また電流磁界を矢印で示し、矢印の長さは電流磁界の強さを示し、矢印の方向は電流磁界の方向を示す。

【 0 0 9 7 】

図 7 の電流磁界の分布図に示すように、上記磁気メモリ装置 1 は、書き込みワード線 1 1 から発せられる電流磁界は磁束集中器 5 1 に伝達され、その先端部 5 1 S より効率よく TMR 素子 1 3 の記憶層 1 3 4 [前記図 6 参照] に集中させることができる。

【 0 0 9 8 】

次に、本発明の磁気メモリ装置に係る第 4 実施の形態を、図 8 の概略構成断面図によって説明する。この第 4 実施の形態は、上記図 6 によって説明した磁気メモリ装置 3 において、書き込みワード線から発する電流磁界をさらに効率よく記憶層に集中させることができるようにしたものである。なお、図面では、書き込みワード線、ビット線、TMR 素子および磁束集中器の関係のみを示し、絶縁膜、接続孔、サイドウォール絶縁膜、コンタクト部およびその他の構成部品の図示は省略した。また電流磁界を矢印で示し、矢印の長さは電流磁界の強さを示し、矢印の方向は電流磁界の方向を示す。

【 0 0 9 9 】

図 8 に示すように、磁気メモリ装置 3 (3 b) は、以下の構成を有する。書き込みワード線 1 1 が形成され、この書き込みワード線 1 1 上方にはこの書き込みワード線 1 1 と立体的に交差するビット線 1 2 が形成されている。また交差領域における書き込みワード線 1 1 の上方には TMR 素子 1 3 が形成され、その上面はビット線 1 2 に接続されている。上記書き込みワード線 1 1 の両側面および TMR 素子 1 3 に対向する面とは反対側の書き込みワード線 1 1 の面には、高透磁率膜からなる磁束集中器 5 5 が形成されている。しかも書き込みワード線 1 1 の

側面に形成された上記磁束集中器 5 5 の少なくとも一方は書き込みワード線 1 1 より TMR 素子 1 3 側に突き出した状態に形成されている。さらに先端部 5 5 S を厚さ方向に拡張した張り出し部 5 5 a t が設けられている。ここでは、一例として張り出し部 5 5 a t を含めた先端部 5 5 S の厚さ t_t は $0.328 \mu\text{m}$ とし、先端部 5 5 S の内側に形成された張り出し部 5 5 a t、5 5 a t の間隔 d_t は $0.472 \mu\text{m}$ とした。

【 0 1 0 0 】

また図 8 では先端部 5 5 S の両側に張り出し部 5 5 a t を設けたが、一方側だけでもよい。さらに図示したように、上記磁束集中器 5 5 は書き込みワード線 1 1 の両側面に形成された部分は書き込みワード線 1 1 より TMR 素子 1 3 側に突き出した状態に形成されているが、その突き出した状態に形成される部分は書き込みワード線 1 1 の片方の側面に形成されているもののみでも良い。

【 0 1 0 1 】

この第 4 実施の形態の基本構成は、前記第 3 実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図 6 の (2) によって説明した磁気メモリ装置の構成に組み込むことができる。

【 0 1 0 2 】

上記第 4 実施の形態に示した構成の磁束集中器 5 5 では、第 3 実施の形態で説明した磁束集中器 5 1 よりも電流磁束の漏れを減少させることができるため、書き込みワード線 1 1 から発せられる電流磁束を第 3 実施の形態の磁束集中器 5 1 よりもさらに効率よく TMR 素子 1 3 の記憶層 1 3 4 に集中させることができる。

【 0 1 0 3 】

次に、比較例 1 として、従来構造の MRAM セルの書き込みワード線に接続孔を貫通させた構成における書き込みワード線およびその周囲の電流磁界の分布状態を、図 9 によって説明する。図 9 では、電流磁界を矢印で示し、矢印の長さは電流磁界の強さを示し、矢印の方向は電流磁界の方向を示す。なお図面では、書き込みワード線、ビット線、TMR 素子および磁束集中器の関係のみを示し、絶縁膜、接続孔、サイドウォール絶縁膜、コンタクト部およびその他の構成部品の

図示は省略した。

【 0 1 0 4 】

図 9 に示すように、書き込みワード線 1 1 上方には、この書き込みワード線 1 1 に対して立体的に直交するビット線 1 2 が形成されている。この書き込みワード線 1 1 とビット線 1 2 との交差領域には、例えば $0.4 \mu\text{m} \times 0.8 \mu\text{m}$ の大きさを有する TMR 素子 1 3 が形成されている。この TMR 素子 1 3 は、書き込みワード線 1 1 上に 300 nm の厚さの絶縁膜 4 8 を介して形成され、その上面にはビット線 1 2 に接続されている。

【 0 1 0 5 】

次に、上記書き込みワード線 1 1 に電流を流すことにより発生する電流磁界のシミュレーションを行った。その結果、図 9 に示すように、電流磁界は書き込みワード線 1 1 を取り巻くように分布する。したがって、磁束集中器 5 1 もしくは磁束集中器 5 5 を設けた実施の形態のように、書き込みワード線 1 1 から発せられる電流磁界を TMR 素子 1 3 に集中させることができない。また書き込みワード線 1 1 の電流が誘起する電流磁界は、TMR 素子 1 3 と書き込みワード線 1 1 との距離が大きくなるにしたがい急速に減少している。

【 0 1 0 6 】

次に、比較例 2 として、米国特許第 5 9 4 0 3 1 9 号明細書に記載されたのと同様の MRAM セルの書き込みワード線に接続孔を貫通させた構成における書き込みワード線およびその周囲の電流磁界の分布状態を、図 1 0 によって説明する。図 1 0 では、電流磁界を矢印で示し、矢印の長さは電流磁界の強さを示し、矢印の方向は電流磁界の方向を示す。なお図面では、書き込みワード線、TMR 素子および磁束集中器の関係のみを示し、絶縁膜、接続孔、サイドウォール絶縁膜、コンタクト部およびその他の構成部品の図示は省略した。

【 0 1 0 7 】

図 1 0 に示すように、書き込みワード線 1 1 が形成され、この書き込みワード線 1 1 上方にはこの書き込みワード線 1 1 と立体的に交差するビット線 1 2 が形成されている。また交差領域における書き込みワード線 1 1 の上方には TMR 素子 1 3 が形成され、その上面はビット線 1 2 に接続されている。書き込みワード

線 1 1 の周囲には TMR 素子 1 3 側を除いて、軟磁性膜からなる磁束集中器 5 7 が形成されている。書き込みワード線 1 1 の側面に形成された磁束集中器 5 7 の先端部 5 7 S は書き込みワード線 1 1 の TMR 素子 1 3 側の面と同等の高さに形成されている。すなわち、書き込みワード線 1 1 より TMR 素子 1 3 側に突出した状態には形成されていない。

【 0 1 0 8 】

次いで、上記構成において書き込みワード線 1 1 より発せられる電流磁界のシミュレーションを行った。この比較例 2 におけるシミュレーションでは、書き込みワード線 1 1 の側面に形成された磁束集中器 5 7 の先端部 5 7 S の各厚さ t は $0.21\ \mu\text{m}$ とし、磁束集中器 5 7 の先端部 5 7 S の間隔 d は $0.59\ \mu\text{m}$ とした。

【 0 1 0 9 】

この結果、書き込みワード線 1 1 より発せられた電流磁界は、磁束集中器 5 7 によってその先端部 5 7 S に伝達され、書き込みワード線 1 1 の側面に形成された磁束集中器 5 7 の先端部 5 7 S、5 7 S 間で最も強くなる。しかしながら、磁束集中器 5 7 の先端部 5 7 S と TMR 素子 1 3 との距離が開いているため、電流磁束が十分 TMR 素子 1 3 に伝達されないことがわかった。

【 0 1 1 0 】

次に、上記第 3 実施の形態、第 4 実施の形態、比較例 1、比較例 2 について、磁化方向に対して直行する方向に配置した磁化を反転させるため必要なビット線電流の書き込みワード線電流依存性を、図 1 1 の磁化容易軸方向の磁界を与える電流と磁化難易軸方向の磁界を与える電流との関係図によって説明する。

【 0 1 1 1 】

図 1 1 に示すように、磁化難易軸方向の磁界を与える電流に対する磁化容易軸方向の磁界を与える電流との関係は、第 3 実施の形態、第 4 実施の形態ともに、比較例 1、比較例 2 よりも、大きく改善していることが分かる。すはわち、第 3 実施の形態、第 4 実施の形態ともに、比較例 1、比較例 2 よりも、磁化難易軸方向の磁界を与える電流の絶対値が大きくなるにしたがい磁化容易軸方向の磁界を与える電流は小さくなっている。

【 0 1 1 2 】

次に、本発明の磁気メモリ装置に係わる第5実施の形態を、図12に示す概略構成断面図によって説明する。図12では、磁気メモリ装置の第5実施の形態に係わる要部を示し、書き込みワード線、TMR素子、磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第3実施の形態で説明した磁気メモリ装置3と同様の構成部品には同一符号を付与する。

【 0 1 1 3 】

図12に示すように、第5実施の形態の磁気メモリ装置3（3c）は、図6の（1）によって説明した磁束集中器51において、TMR素子13に対向する側の書き込みワード線11表面にも高透磁率膜71が形成されているものである。すなわち、高透磁率膜71を含めて磁束集中器51（51c）が構成されている。また第3実施の形態の磁気メモリ装置3aと同様に、書き込みワード線11の側面に形成された高透磁率膜の少なくとも一方はTMR素子13側の書き込みワード線11表面に形成されている高透磁率膜71よりTMR素子13側に突き出した状態に形成されている。すなわち、この磁束集中器51の側壁部分の先端部51Sは、TMR素子13の側面と絶縁膜47を介して、TMR素子13の記憶層134とキャップ層135との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜133と記憶層134との界面から記憶層134とキャップ層135との界面までの高さとするのが好ましい。

【 0 1 1 4 】

また、磁束集中器51の先端部51SとTMR素子13との距離は、磁束集中器51の先端部51Sに集中させた電流磁束が記憶層134に効率よく達する距離とする必要があり、例えばその距離は200nm以下、好ましくは100nm以下とする。

【 0 1 1 5 】

さらに、TMR素子13からランディングパッド33に接続するように、上記絶縁膜47、高透磁率膜71、書き込みワード線11、第1磁束集中器51、第3絶縁膜43を貫通する状態に、接続孔61が形成されている。さらに接続孔6

1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1 (もしくはバリアメタル層 (図示せず)) とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 1 6 】

この第 5 実施の形態の基本構成は、前記第 3 実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図 6 の (2) によって説明した磁気メモリ装置の構成に組み込むことができる。

【 0 1 1 7 】

次に、本発明の磁気メモリ装置に係わる第 6 実施の形態を、図 1 3 に示す概略構成断面図によって説明する。図 1 3 では、磁気メモリ装置の第 6 実施の形態に係わる要部を示し、書き込みワード線、TMR 素子、磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第 3 実施の形態で説明した磁気メモリ装置 3 と同様の構成部品には同一符号を付与する。

【 0 1 1 8 】

図 1 3 に示すように、第 6 実施の形態の磁気メモリ装置 3 (3 d) は、前記図 6 の (1) によって説明した第 3 実施の形態の磁気メモリ装置 3 (3 c) において、書き込みワード線 1 1 の底部側および側面側と高透磁率膜からなる磁束集中器 5 1 (5 1 d) との間に絶縁膜 8 1 が形成されているものである。この構成でも、書き込みワード線 1 1 の側面に形成された上記磁束集中器 5 1 の少なくとも一方 (図面では両方) は、書き込みワード線 1 1 より TMR 素子 1 3 側に突き出した状態に形成されている。すなわち、この磁束集中器 5 1 の側壁部分の先端部 5 1 S は、TMR 素子 1 3 の側面と絶縁膜 4 7 を介して、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとするのが好ましい。

【 0 1 1 9 】

また、磁束集中器 5 1 の先端部 5 1 S と TMR 素子 1 3 との距離は、磁束集中

器 5 1 の先端部 5 1 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 1 2 0 】

さらに、TMR 素子 1 3 からランディングパッド 3 3 に接続するように、上記絶縁膜 4 7、書き込みワード線 1 1、絶縁膜 8 1、磁束集中器 5 1、第 3 絶縁膜 4 3 を貫通する状態に、接続孔 6 1 が形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1（もしくはバリアメタル層（図示せず））とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 2 1 】

この第 6 実施の形態の基本構成は、前記第 3 実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図 6 の（2）によって説明した磁気メモリ装置の構成に組み込むことができる。

【 0 1 2 2 】

次に、本発明の磁気メモリ装置に係わる第 7 実施の形態を、図 1 4 に示す概略構成断面図によって説明する。図 1 4 では、磁気メモリ装置の第 7 実施の形態に係わる要部を示し、書き込みワード線、TMR 素子、磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第 3 実施の形態で説明した磁気メモリ装置 3 と同様の構成部品には同一符号を付与する。

【 0 1 2 3 】

図 1 4 に示すように、第 7 実施の形態の磁気メモリ装置 3（3 e）は、前記図 1 3 によって説明した磁気メモリ装置 3（3 d）において、書き込みワード線 1 1 の周囲に絶縁膜 8 2 を形成し、その絶縁膜 8 2 を介して高透磁率膜からなる磁束集中器 5 1（5 1 e）が形成されているものである。この構成でも、書き込みワード線 1 1 の側面に形成された上記磁束集中器 5 1 の少なくとも一方（図面では両方）は、書き込みワード線 1 1 上に絶縁膜 8 2 を介して形成されている高透

磁率膜 7 1 より TMR 素子 1 3 側に突き出した状態に形成されている。すなわち、この磁束集中器 5 1 の側壁部分の先端部 5 1 S は、TMR 素子 1 3 の側面と絶縁膜 4 7 を介して、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとするのが好ましい。

【 0 1 2 4 】

また、磁束集中器 5 1 の先端部 5 1 S と TMR 素子 1 3 との距離は、磁束集中器 5 1 の先端部 5 1 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 1 2 5 】

言いかえれば、第 7 実施の形態の高透磁率膜からなる磁束集中器 5 1 e は、前記図 1 3 によって説明した第 6 実施の形態の磁束集中器 5 1 d において、TMR 素子 1 3 側の書き込みワード線 1 1 表面に絶縁膜を介して高透磁率膜を形成したものである。すなわち、書き込みワード線 1 1 の周囲に絶縁膜 8 2 を介して高透磁率膜からなる磁束集中器 5 1 e が形成されているものである。しかもこの構成でも、書き込みワード線 1 1 の側面に形成された上記磁束集中器 5 1 の少なくとも一方（図面では両方）は、書き込みワード線 1 1 より TMR 素子 1 3 側に突き出した状態に形成されている。

【 0 1 2 6 】

さらに、TMR 素子 1 3 からランディングパッド 3 3 に接続するように、上記絶縁膜 4 7、高透磁率膜 7 1、絶縁膜 8 2、書き込みワード線 1 1、絶縁膜 8 2、磁束集中器 5 1、第 3 絶縁膜 4 3 を貫通する状態に、接続孔 6 1 が形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1（もしくはバリアメタル層（図示せず））とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 2 7 】

この第7実施の形態の基本構成は、前記第3実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図6の(2)によって説明した磁気メモリ装置の構成に組み込むことができる。

【0128】

上記磁気メモリ装置3(3a~3e)では、書き込みワード線11は、少なくとも、TMR素子13に対向する面とは反対側の面および両側面が高透磁率膜からなる磁束集中器51で囲まれ、書き込みワード線11の側面に形成された高透磁率膜からなる磁束集中器51の少なくとも一方は、書き込みワード線11よりTMR素子13側に突き出した状態に形成されていて、実施の形態1の側壁部分の先端部51Sは記憶層134の高さに形成されていることから、書き込みワード線11から発する電流磁界は、磁束集中器51の先端部51Sまで伝達され、先端部51S、51S間で最も強くなる。したがって、電流磁界はTMR素子13の記憶層134に効率よく集中される。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線11のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくてもすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【0129】

次に、本発明の磁気メモリ装置に係わる第8実施の形態を、図15に示す概略構成断面図によって説明する。図15では、磁気メモリ装置の第8実施の形態に係わる要部を示し、書き込みワード線、TMR素子、磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第3実施の形態で説明した磁気メモリ装置3と同様の構成部品には同一符号を付与する。

【0130】

図15に示すように、磁気メモリ装置4は、書き込みワード線11上に絶縁膜85を介して高透磁率膜からなる磁束集中器53が設けられていて、磁束集中器53上に絶縁膜86を介してTMR素子13が設けられているものである。

【0131】

この磁束集中器 5 3 の側壁部分は TMR 素子 1 3 の側面方向に絶縁膜 8 6 を介して延長形成されていて、その先端部 5 3 S は、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 3 との界面までの高さとするのが好ましい。また、磁束集中器 5 3 の先端部 5 3 S と TMR 素子 1 3 との距離 x は、磁束集中器 5 3 の先端部 5 3 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 1 3 2 】

また、上記磁束集中器 5 3 を構成する高透磁率材料としては、例えば最大透磁率 μ_m が 1 0 0 以上の軟磁性体を用いることができ、具体的には、一例としてニッケル・鉄・コバルトを含む合金、鉄・アルミニウム (Fe Al) 合金、フェライト合金、等を用いることができる。

【 0 1 3 3 】

さらに、TMR 素子 1 3 からランディングパッド 3 3 に接続するように、上記絶縁膜 8 6、磁束集中器 5 3、絶縁膜 8 5、書き込みワード線 1 1、第 3 絶縁膜 4 3 を貫通する状態に、接続孔 6 1 が形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1 (もしくはバリアメタル層 (図示せず)) とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 3 4 】

磁気メモリ装置 4 の他の構成部品は、前記図 6 で説明したのと同様である。なお、前記図 6 によって説明した磁束集中器 5 1 は形成されていなくてもよいが、TMR 素子 1 3 へ電流磁界をより効果的に集中できることから磁束集中器 5 1 は形成されているほうが好ましい。この構成については後述する。また、上記図 1 5 によって説明した構成において、磁束集中器 5 3 は書き込みワード線 1 1 の上面に接続する状態に形成されていてもよい。

【 0 1 3 5 】

上記磁気メモリ装置 4 では、書き込みワード線 1 1 と TMR 素子 1 3 との間および TMR 素子 1 3 の側面側に、絶縁膜 8 5 を介して、高透磁率膜からなる磁束集中器 5 3 が設けられていることから、書き込みワード線 1 1 から発する電流磁界は TMR 素子 1 3 の側面下部側の磁束集中器 5 3 によって TMR 素子 1 3 の記憶層 1 3 4 に効率よく集中される。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線 1 1 のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なく済むことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 1 3 6 】

この第 8 実施の形態の基本構成は、前記第 3 実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図 6 の (2) によって説明した磁気メモリ装置の構成に組み込むことができる。

【 0 1 3 7 】

次に、本発明の磁気メモリ装置に係わる第 9 実施の形態を、図 1 6 に示す概略構成断面図によって説明する。図 1 6 では、磁気メモリ装置の第 9 実施の形態に係わる要部を示し、書き込みワード線、TMR 素子、第 1、第 2 磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第 3 実施の形態で説明した磁気メモリ装置 3 と同様の構成部品には同一符号を付与する。

【 0 1 3 8 】

第 9 実施の形態の磁気メモリ装置 5 (5 a) の基本構成は、前記図 1 0 と前記図 1 5 によって説明した構成を組み合わせたものである。すなわち、図 1 6 に示すように、第 9 実施の形態の磁気メモリ装置 5 (5 a) は、書き込みワード線 1 1 の両側面およびこの書き込みワード線 1 1 上に絶縁膜 8 5、8 6 を介して形成される TMR 素子 1 3 に対向する面とは反対側の面を囲むように、高透磁率膜からなる磁束集中器 (第 1 磁束集中器) 5 7 が設けられている。この磁束集中器 5 7 の側壁部分 (書き込みワード線 1 1 の側壁に形成された部分) は、書き込みワード線 1 1 上面 (TMR 素子 1 3 側の面) と同等の高さに形成されている。

【 0 1 3 9 】

さらに、前記図 1 5 によって説明したのと同様の磁束集中器（第 2 磁束集中器）5 3 が書き込みワード線 1 1 と TMR 素子 1 3 との間に設けられている。上記磁束集中器 5 3 の両側壁部分は TMR 素子 1 3 の側壁近傍に絶縁膜 8 6 を介して延長形成されていて、その先端部 5 3 S は、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 3 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとするのが好ましい。また、磁束集中器 5 3 の先端部 5 3 S と TMR 素子 1 3 との距離 x は、磁束集中器 5 3 の先端部 5 3 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 1 4 0 】

また、上記磁束集中器 5 3、5 7 を構成する高透磁率材料としては、例えば最大透磁率 μ_m が 1 0 0 以上の軟磁性体を用いることができ、具体的には、一例としてニッケル・鉄・コバルトを含む合金、鉄・アルミニウム（F e A l）合金、フェライト合金、等を用いることができる。

【 0 1 4 1 】

さらに、TMR 素子 1 3 からランディングパッド 3 3 に接続するように、上記絶縁膜 8 6、磁束集中器 5 3、絶縁膜 8 5、書き込みワード線 1 1、磁束集中器 5 7、第 3 絶縁膜 4 3 を貫通する状態に、接続孔 6 1 が形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1（もしくはバリアメタル層（図示せず））とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 4 2 】

次に、本発明の磁気メモリ装置に係わる第 1 0 実施の形態を、図 1 7 に示す概略構成断面図によって説明する。図 1 7 では、第 1 0 実施の形態の磁気メモリ装置に係わる要部を示し、書き込みワード線、TMR 素子、第 1、第 2 磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略し

た。また、前記第 3 実施の形態で説明した磁気メモリ装置 3 と同様の構成部品には同一符号を付与する。

【 0 1 4 3 】

図 1 7 に示すように、第 9 実施の形態の磁気メモリ装置 5 (5 b) は、前記図 1 6 によって説明した磁気メモリ装置 5 a において、磁束集中器 (第 1 磁束集中器) 5 7 と書き込みワード線 1 1 との間に絶縁膜 8 1 を設けたものであり、その他の構成は、前記図 1 6 によって説明した構成と同様である。

【 0 1 4 4 】

したがって、TMR 素子 1 3 とランディングパッド 3 3 とを接続する接続孔 6 1 は、上記絶縁膜 8 6、磁束集中器 5 3、絶縁膜 8 5、書き込みワード線 1 1、絶縁膜 8 1、磁束集中器 5 7、第 3 絶縁膜 4 3 を貫通する状態に形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1 (もしくはバリアメタル層 (図示せず)) とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 4 5 】

次に、本発明の磁気メモリ装置に係わる第 1 1 実施の形態を、図 1 8 に示す概略構成断面図によって説明する。図 1 8 では、磁気メモリ装置の第 1 1 実施の形態に係わる要部を示し、書き込みワード線、TMR 素子、第 1、第 2 磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第 3 実施の形態で説明した磁気メモリ装置 3 と同様の構成部品には同一符号を付与する。

【 0 1 4 6 】

図 1 8 に示すように、第 1 0 実施の形態の磁気メモリ装置 5 (5 c) は、書き込みワード線 1 1 の底部側および両側面に前記図 6 の (1) によって説明した磁束集中器 (第 1 磁束集中器) 5 1 を備え、さらに書き込みワード線 1 1 と TMR 素子 1 3 との間に前記図 1 5 によって説明した磁束集中器 (第 2 磁束集中器) 5 3 を備えたものである。上記磁束集中器 5 1 の側壁部分の先端部 5 1 S と上記磁束集中器 5 3 とは、絶縁膜 8 5 を介して離間された状態に形成されている。

【 0 1 4 7 】

したがって、TMR素子13とランディングパッド33とを接続する接続孔61は、上記絶縁膜86、磁束集中器53、絶縁膜85、書き込みワード線11、磁束集中器51、第3絶縁膜43を貫通する状態に形成されている。さらに接続孔61の側壁にはサイドウォール絶縁膜62が形成され、このサイドウォール絶縁膜62を介して接続孔61の内部には、TMR素子13の反強磁性体層131（もしくはバリアメタル層（図示せず））とランディングパッド33とを接続するコンタクト部63が形成されている。

【 0 1 4 8 】

なお、図示はしないが、上記磁束集中器51の側壁部分の先端部51Sと上記磁束集中器53とが接続されていてもよい。

【 0 1 4 9 】

次に、本発明の磁気メモリ装置に係わる第12実施の形態を、図19に示す概略構成断面図によって説明する。図19では、磁気メモリ装置の第12実施の形態に係わる要部を示し、書き込みワード線、TMR素子、第1、第2磁束集中器、ランディングパッド、接続孔、コンタクト部、一部絶縁膜以外の図示は省略した。また、前記第3実施の形態で説明した磁気メモリ装置3と同様の構成部品には同一符号を付与する。

【 0 1 5 0 】

図19に示すように、第12実施の形態の磁気メモリ装置5（5d）は、書き込みワード線11の底部側および両側面に絶縁膜81を介して前記図13によって説明した磁束集中器（第1磁束集中器）51を備え、さらに書き込みワード線11とTMR素子13との間に前記図15によって説明した磁束集中器（第2磁束集中器）53を備えたものである。上記磁束集中器51の側壁部分の先端部51Sと上記磁束集中器53とは、絶縁膜85を介して離間された状態に形成されている。

【 0 1 5 1 】

したがって、TMR素子13とランディングパッド33とを接続する接続孔61は、上記絶縁膜86、磁束集中器53、絶縁膜85、書き込みワード線11、

絶縁膜 8 1、磁束集中器 5 1、第 3 絶縁膜 4 3 を貫通する状態に形成されている。さらに接続孔 6 1 の側壁にはサイドウォール絶縁膜 6 2 が形成され、このサイドウォール絶縁膜 6 2 を介して接続孔 6 1 の内部には、TMR 素子 1 3 の反強磁性体層 1 3 1（もしくはバリアメタル層（図示せず））とランディングパッド 3 3 とを接続するコンタクト部 6 3 が形成されている。

【 0 1 5 2 】

なお、図示はしないが、上記磁束集中器 5 1 の側壁部分の先端部 5 1 S と上記磁束集中器 5 3 とが接続されていてもよい。

【 0 1 5 3 】

上記磁気メモリ装置の第 9 実施の形態～第 1 2 実施の形態の基本構成は、前記第 3 実施の形態の磁気メモリ装置の基本構成に代えることができるので、前記図 6 の（2）によって説明した磁気メモリ装置の構成に組み込むことができる。

【 0 1 5 4 】

上記磁気メモリ装置 5（5 a ～ 5 d）では、書き込みワード線 1 1 には、少なくとも、書き込みワード線 1 1 の両側面および TMR 素子 1 3 に対向する面とは反対側の面に高透磁率膜からなる磁束集中器（第 1 磁束集中器）5 1 もしくは磁束集中器（第 1 磁束集中器）5 7 が設けられ、書き込みワード線 1 1 と TMR 素子 1 3 との間および TMR 素子 1 3 の側面側に絶縁膜 8 6 を介して高透磁率膜からなる磁束集中器（第 2 磁束集中器）5 3 が設けられていて、その先端部 5 3 S が記憶層 1 3 4 の高さに形成されていることから、書き込みワード線 1 1 から発する電流磁界は磁束集中器 5 1 もしくは磁束集中器 5 7 から磁束集中器 5 3 に伝達されて TMR 素子 1 3 の記憶層 1 3 4 に効率よく集中される。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線 1 1 のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくてすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 1 5 5 】

また、前記第 3 実施の形態～第 1 2 実施の形態で説明した構成において、第 2

実施の形態で説明したように書き込みワード線を複数本とすることもできる。この構成では、第 2 実施の形態の作用、効果も併せて得られる。

【 0 1 5 6 】

次に、本発明の磁気メモリ装置の第 1 製造方法に係る第 1 実施の形態を、図 2 0 ～図 2 2 の製造工程断面図によって説明する。図 2 0 ～図 2 2 では、1 選択素子と 1 TMR 素子（1 T 1 J 構造）からなる MRAM を示す。

【 0 1 5 7 】

図 2 0 の（1）に示すように、通常のトレンチ素子分離技術を用いて、半導体基板 2 1 に素子分離領域 2 3 を、例えば S T I（Shallow Trench Isolation）で形成する。次いで、通常の電界効果型トランジスタの形成技術を用いて、半導体基板 2 1 に選択素子となる電界効果型トランジスタ 2 4 を形成する。なお、前記図 1 に示したような二つの選択素子用の電界効果型トランジスタ 2 4 を設けることも可能である。この構成では拡散層 2 7 を共有した形態に形成される。なお、前記図 1 によって説明した磁気メモリ装置の第 1 実施の形態のように、二つの選択素子用の電界効果型トランジスタを設けた構成も以下に説明する製造方法を適用することで実現することができる。

【 0 1 5 8 】

次に、MOS トランジスタ 2 4 を覆う第 1 絶縁膜 4 1 を形成する。その後、例えば CMP によって、この第 1 絶縁膜 4 1 表面を平坦化する。次いで、通常のリソグラフィー技術とエッチング技術を用いて、各拡散層 2 7、2 8 に達する接続孔を開口した後、例えば通常のタングステンプラグの形成技術を用いて各接続孔内にタングステンプラグからなるコンタクト部 2 9、3 0 を形成する。次いで、第 1 絶縁膜 4 1 上に導電膜を形成した後、通常のリソグラフィー技術とエッチング技術を用いて上記導電膜を加工し、コンタクト部 2 9 に接続するセンス線 1 5 とコンタクト部 3 0 に接続する第 1 ランディングパッド 3 1 を形成する。なお、センス線 1 5、第 1 ランディングパッド 3 1 等は、通常の溝配線技術を用いて形成することも可能である。

【 0 1 5 9 】

次に、センス線 1 5、第 1 ランディングパッド 3 1 等を覆う第 2 絶縁膜 4 2 を

形成する。その後、例えばCMPによって、この第2絶縁膜42表面を平坦化する。次いで、通常のリソグラフィー技術とエッチング技術を用いて、第1ランディングパッド31に達する接続孔を開口した後、例えば通常のタングステンプラグの形成技術を用いて各接続孔内にタングステンプラグからなるコンタクト部32を形成する。次いで、第2絶縁膜42上に導電膜を形成した後、通常のリソグラフィー技術とエッチング技術を用いて上記導電膜を加工し、コンタクト部32に接続する第2ランディングパッド33を形成する。なお、第2ランディングパッド33は、通常の溝配線技術を用いて形成することも可能である。

【0160】

次に、例えばHDP (High Density Plasma) CVD法により、第2ランディングパッド33等を覆うとともにその後のCMP工程にで第2ランディングパッド33上に所定の膜厚（例えば第2ランディングパッド33上に電氣的絶縁が十分に得られる膜厚）以上が残るように、酸化シリコンを例えば1000nmの厚さに堆積した後、CMPによりその表面を研磨して平坦化し、第2ランディングパッド33上に電氣的絶縁が十分に得られるように、例えば500nmの厚さの酸化シリコン膜を残すように第3絶縁膜43を形成する。

【0161】

次いで、図20の(2)に示すように、第3絶縁膜43上に書き込みワード線を形成するための導電膜を形成する。ここでは一例として、チタン膜（例えば厚さが20nm）と窒化チタン膜（例えば厚さが20nm）、アルミニウム銅合金膜（例えば厚さが300nm）、チタン膜（例えば厚さが10nm）と窒化チタン膜（例えば厚さが100nm）を下層より順次形成する。そして、通常のリソグラフィー技術とエッチング技術を用いて上記導電膜を加工し、書き込みワード線11を形成する。なお、書き込みワード線11は、通常の溝配線技術を用いて形成することも可能である。なお、図20の(2)以降の製造工程図では、第3絶縁膜43よりも下層の構成の図示は省略した。

【0162】

次に、例えばHDPCVD法により、書き込みワード線11等を覆う第4絶縁膜の下層441を、例えば酸化シリコンを500nmの厚さに堆積して形成する

。その後、例えばCMPによって、書き込みワード線11表面が露出するようにこの第4絶縁膜の下層441の表面を平坦化する。

【0163】

次いで、図20の(3)に示すように、第4絶縁膜の下層441表面に、第4絶縁膜の上層442を、例えば酸化アルミニウムを50nmの厚さに堆積して形成する。このようにして、第4絶縁膜44を形成する。次に第4絶縁膜44上にレジスト膜91を塗布形成した後、通常のリソグラフィー技術により、レジスト膜91に孔92を形成する。さらに200℃～300℃の温度で熱処理を行い、レジスト膜91をリフローして、孔92の口径を縮小させる。この図面では、リフロー前のレジスト膜91を2点鎖線で示し、リフロー後のレジスト膜91を実線で示した。

【0164】

なお、レジスト膜91の口径の縮小方法は、リフロー処理の他に、例えばT.To yoshima et.al, I E D M (International Electron Devices Meeting) (1998) p. 333-336で報告されている方法を使っても良い。また、レジスト膜の厚さ方向の途中まで孔を開けた後、その途中まで形成した孔の側壁にサイドウォール絶縁膜を形成し、このサイドウォール絶縁膜をマスクにして、レジスト膜に初めに開けた孔よりも口径が縮小された孔を形成しても良い。

【0165】

続いて、図21の(4)に示すように、上記レジスト膜91をエッチングマスクに用いたエッチング技術により、第4絶縁膜44から第3絶縁膜43に、書き込みワード線11を貫通して第2ランディングパッド33に達する接続孔61を形成する。

【0166】

次に、図21の(5)に示すように、接続孔61の内面および第4絶縁膜44表面に、サイドウォール絶縁膜を形成するための絶縁膜を、接続孔61に側壁部分で電氣的絶縁性が確保できる厚さ、例えば酸化シリコンを20nmの厚さに堆積して形成する。その後、この絶縁膜をエッチバックして、接続孔61の側壁にサイドウォール絶縁膜62を形成する。

【 0 1 6 7 】

その後、上記レジスト膜を除去する。次いで、図 2 1 の (6) に示すように、通常のタングステンプラグの形成技術を用いて、タングステン膜を接続孔 6 1 内に埋め込むように第 4 絶縁膜 4 4 上に形成する。次いで、例えば CMP によって、第 4 絶縁膜 4 4 上の余剰なタングステン膜を除去して、接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を介して接続孔 6 1 内にタングステンを残し、タングステンプラグからなるコンタクト部 6 3 を形成する。この CMP によって、第 4 絶縁膜 4 4 の表面は平坦化される。

【 0 1 6 8 】

次に、第 4 絶縁膜 4 4 上にコンタクト部 6 3 と接続する TMR 素子 1 3 を形成する工程を行う。まず図 2 1 の (7) に示すように、PVD (Physical Vapor Deposition) 法によって、第 4 絶縁膜 4 4 上に、バリア層 1 3 0、反強磁性体層 1 3 1、強磁性体からなる磁化固定層 1 3 2、トンネル絶縁膜 1 3 3、強磁性体からなる記憶層 1 3 4、キャップ層 1 3 5、電極層 1 3 6 を下より順次堆積する。

【 0 1 6 9 】

上記バリア層 1 3 0 には、窒化チタン、タンタルもしくは窒化タンタルを用いる。

【 0 1 7 0 】

上記反強磁性体層 1 3 1 には、例えば、鉄・マンガン合金、ニッケル・マンガン合金、白金マンガン合金、イリジウム・マンガン合金、ロジウム・マンガン合金、コバルト酸化物およびニッケル酸化物のうちの 1 種を用いる。この反強磁性体層 1 3 1 は、TMR 素子 1 3 と直列に接続されるスイッチング素子との接続に用いられる下地導電層を兼ねることも可能である。したがって、本実施の形態では、反強磁性体層 1 3 1 を TMR 素子 1 3 と図示はしていないスイッチング素子との接続配線の一部として用いている。

【 0 1 7 1 】

上記磁化固定層 1 3 2 には、例えば、ニッケル、鉄もしくはコバルト、またはニッケル、鉄およびコバルトのうちの少なくとも 2 種からなる合金のような、強

磁性体を用いる。この磁化固定層 132 は、反強磁性体層 131 と接する状態に形成されていて、磁化固定層 132 と反強磁性体層 131 との層間に働く交換相互作用によって、磁化固定層 132 は、強い一方向の磁気異方性を有している。すなわち、磁化固定層 132 は反強磁性体層 131 との交換結合によって磁化の方向がピンニング(pinning)される。

【0172】

なお、上記磁化固定層 132 は、導電層を挟んで磁性層を積層した構成としてもよい。例えば、反強磁性体層 131 側から、第 1 の磁化固定層と磁性層が反強磁性的に結合するような導電体層と第 2 の磁化固定層とを順に積層した構成としてもよい。この磁化固定層 132 は、3 層以上の強磁性体層を、導電体層を挟んで積層させた構造であってもよい。上記導電体層には、例えば、ルテニウム、銅、クロム、金、銀等を用いることができる。

【0173】

上記トンネル絶縁層 133 は、上記記憶層 134 と上記磁化固定層 132 との磁氣的結合を切るとともに、トンネル電流を流すための機能を有する。そのため、通常は厚さが 0.5 nm～5 nm の酸化アルミニウムが使われるが、例えば、酸化マグネシウム、酸化シリコン、窒化アルミニウム、窒化マグネシウム、窒化シリコン、酸化窒化アルミニウム、酸化窒化マグネシウムもしくは酸化窒化シリコンを用いてもよい。上記したようにトンネル絶縁層 133 の膜厚は、0.5 nm～5 nm と非常に薄いため、ALD (Atomic Layer Deposition) 法により形成する。もしくはスパッタリングによってアルミニウム等の金属膜を堆積した後、プラズマ酸化もしくは窒化を行って形成する。

【0174】

上記記憶層 134 には、例えば、ニッケル、鉄もしくはコバルト、またはニッケル、鉄およびコバルトのうちの少なくとも 2 種からなる合金のような、強磁性体を用いる。この記憶層 134 は外部印加磁場によって磁化の方向が下層の磁化か固定層 132 に対して、平行又は反平行に変えることができる。

【0175】

上記キャップ層 135 は、TMR 素子と別の TMR 素子とを接続する配線との

相互拡散防止、接触抵抗低減および記憶層 1 3 4 の酸化防止という機能を有する。通常、銅、窒化タンタル、タンタル、窒化チタン等の材料により形成されている。したがって、上記バリア層 1 3 0 と同様な材料で形成することができる。

【 0 1 7 6 】

上記電極層 1 3 6 は、例えば CVD 法により、タングステンまたは窒化タングステンを例えば 5 0 n m の厚さに堆積して形成する。

【 0 1 7 7 】

次に、図 2 2 の (8) に示すように、リソグラフィ技術とエッチング（例えば反応性イオンエッチング）技術とにより、フォトレジスト（図示せず）をマスクにして、TMR 素子 1 3 を形成するための積層膜（電極層 1 3 6、キャップ層 1 3 5、基板 3 4、トンネルバリア層 1 3 3、磁化固定層 1 3 2、反強磁性体層 1 3 1、バリア層 1 3 0）をエッチングして、TMR 素子 1 3 を形成する。このエッチングでは、一例として、エッチングガスには塩素（C l）を含んだハロゲンガスもしくは一酸化炭素（C O）にアンモニア（N H₃）を添加したガス系を用いる。その後、上記フォトレジストを除去する。

【 0 1 7 8 】

次に、図 2 2 の (9) に示すように、第 4 絶縁膜 4 4 上に、TMR 素子 1 3 を覆う第 5 絶縁膜 4 5 を形成する。この第 5 絶縁膜 4 5 は、例えばプラズマ CVD 法もしくは PVD 法によって、酸化シリコンもしくは酸化アルミニウム等で、TMR 素子 1 3 の厚さよりも厚く、例えば 1 0 0 n m の厚さに形成される。その後、例えば CMP によって、第 5 絶縁膜 4 5 表面を平坦化研磨して、TMR 素子 1 3 の電極層 1 3 6 上面を露出させる。

【 0 1 7 9 】

次に、図 2 2 の (1 0) に示すように、標準的な配線形成技術によって、第 5 絶縁膜 4 5 上に、TMR 素子 1 3 の電極層 1 3 6 に接続するビット線 1 2 を、上記書き込みワード線 1 1 に対して TMR 素子 1 3 を間にして立体的に交差（直交）するように形成する。それとともに、周辺回路の配線（図示せず）、ボンディングパッド領域（図示せず）を形成する。さらに全面に保護膜となる第 6 絶縁膜 4 6 を、例えばプラズマ CVD 法によって窒化シリコン膜で形成した後、ボンデ

イングパッド部（図示せず）を開口して磁気メモリ装置のウエハプロセスを完了させる。

【 0 1 8 0 】

上記図 2 0 ～図 2 2 によって説明した磁気メモリ装置の製造方法では、第 4 絶縁膜 4 4 より書き込みワード線 1 1 内を貫通して書き込みワード線 1 1 より下層に形成されている第 2 ランディングパッド 3 3 に達する接続孔 6 1 を形成した後、接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成し、さらに接続孔 6 1 内にコンタクト部 6 3 を形成することから、トンネル磁気抵抗素子 1 3 直下にコンタクト部 6 3 を形成することが可能になる。このため、セル面積に占めるコンタクト部 6 3 の面積を新たに創出することなく、トンネル磁気抵抗素子 1 3 のセル面積を利用して、トンネル磁気抵抗素子 1 3 と選択素子である電界効果トランジスタ 2 4 の拡散層 2 8 に接続されている第 2 ランディングパッド 3 3 との接続が行える。したがって、1 選択素子と 1 TMR 素子とで構成される MRAM において、従来の 1 選択素子と 1 TMR 素子型の MRAM と同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型 MRAM と同等のセル面積に縮小化が可能になる。

【 0 1 8 1 】

次に、本発明の磁気メモリ装置の第 1 製造方法に係る第 2 実施の形態を、図 2 3 の製造工程断面図によって説明する。この製造方法は、前記図 2 によって説明した磁気メモリ装置の第 2 実施の形態を実現する製造方法である。

【 0 1 8 2 】

磁気メモリ装置の第 1 製造方法に係る第 2 実施の形態は、書き込みワード線とこの書き込みワード線を貫通するように形成される接続孔の製造方法が前記磁気メモリ装置の第 1 製造方法の第 1 実施の形態と異なる。その他の製造工程は、磁気メモリ装置の第 1 製造方法の第 1 実施の形態と同様となっている。

【 0 1 8 3 】

ここでは、磁気メモリ装置の第 1 製造方法の第 1 実施の形態と異なる工程である、書き込みワード線の形成工程および接続孔の形成工程について説明する。図 2 3 の (1) に示すように、書き込みワード線 1 1 を形成する際に、第 3 絶縁膜

4 3 上に、書き込みワード線を形成するための導電膜 1 1 1 を形成した後、この導電膜 1 1 1 上にオフセット絶縁膜 6 5 を第 3 絶縁膜 4 3 およびその後に形成される第 4 絶縁膜をエッチングする際にエッチングマスクとなる絶縁材料で形成されればよく、例えば酸化アルミニウム膜もしくは窒化シリコン膜で形成する。その後、通常のレジスト塗布、リソグラフィー技術によるレジストマスク（図示せず）を形成した後、このオフセット絶縁膜 6 5 と同時に導電膜 1 1 1 をエッチング加工して、オフセット絶縁膜 6 5 を載せた書き込みワード線 1 1 a（1 1 1）、1 1 b（1 1 1）を形成する。なお、上記第 3 絶縁膜 4 3 を形成する以前の工程は、前記第 1 実施の形態の磁気メモリ装置の製造方法と同様に行うことができる。

【 0 1 8 4 】

その後、レジストマスクを除去する。次いで図 2 3 の（2）に示すように、第 3 絶縁膜 4 3 上にオフセット絶縁膜 6 5 を載せた書き込みワード線 1 1（1 1 a）、1 1（1 1 b）を覆う状態に第 4 絶縁膜 4 4 を形成した後、例えば CMP によって、オフセット絶縁膜 6 5 が露出するように第 4 絶縁膜 4 4 表面を平坦化する。そして、通常のレジスト塗布、リソグラフィー技術により、レジスト膜 9 3 に孔 9 4 を形成した後、このレジスト膜 9 3 をエッチングマスクに用いて第 4 絶縁膜 4 4、第 3 絶縁膜 4 3 をエッチング加工し、下層配線のランディングパッド 3 3 に達する接続孔 6 1 を形成する。このとき、オフセット絶縁膜 6 5 がエッチングされ難いエッチング条件を選択することにより、書き込みワード線 1 1（1 1 a）、1 1（1 1 b）間いっばいに接続孔 6 1 を形成することができる。その後、レジストマスクを除去する。

【 0 1 8 5 】

次に、図 2 3 の（3）に示すように、前記磁気メモリ装置の第 1 製造方法の第 1 実施の形態と同様に、接続孔 6 1 内にサイドウォール絶縁膜 6 2 を形成し、接続孔 6 1 を埋め込むコンタクト部 6 3 を例えばタングステンプラグで形成すればよい。その後、図示はしないが、TMR 素子の形成工程以降は、磁気メモリ装置の第 1 製造方法の第 1 実施の形態と同様である。

【 0 1 8 6 】

上記磁気メモリ装置の第 1 製造方法の第 2 実施の形態によれば、前記磁気メモリ装置の第 1 製造方法の第 1 実施の形態と同様な利点がある。これとともに、以下のような利点がある。すなわち、書き込みワード線 1 1 上に形成されたオフセット絶縁膜 6 5 がいわゆるエッチングストップ層となるので、書き込みワード線 1 1 上にかかるようにエッチングマスクとなるレジスト膜 9 3 に孔 9 4 を形成することができる。このため、レジスト膜 9 3 に口径が微細な孔を形成する必要がなくなる、リソグラフィー工程におけるマスク合わせ余裕を大きく取ることができる等の利点がある。

【 0 1 8 7 】

上記磁気メモリ装置の第 1 製造方法の第 1、第 2 実施の形態においては、前記図 5 のレイアウト図によって説明したように、接続孔 6 1 は、TMR 素子 1 1 よりはみ出すように書き込みワード線 1 1 の配設方向に長く形成することができる。このように接続孔 6 1 を形成することにより TMR 素子 1 3 および下層配線のランディングパッド 3 3 との接続面積を大きくすることが可能になり、コンタクト抵抗を低減することができる。

【 0 1 8 8 】

上記磁気メモリ装置の第 1 製造方法の第 2 実施の形態では、書き込みワード線 1 1 が複数（図面では 2 本）の配線で形成され、この書き込みワード線 1 1 a、1 1 b 間に接続孔 6 1 を形成し、この接続孔 6 1 に TMR 素子とランディングパッド 3 3 とを接続するコンタクト部が形成されることから、接続孔 6 1 両側における書き込みワード線 1 1 a、1 1 b 幅を均等に形成することができる。このため、どちらか一方の書き込みワード線 1 1 に電流が片寄って流れることによる、例えば細く形成された配線の電流密度が上昇することによる断線の発生懸念がない。

【 0 1 8 9 】

次に、本発明の磁気メモリ装置の第 2 製造方法に係る第 1 実施の形態を、図 2 4、図 2 5 の製造工程断面図によって説明する。この製造方法は、前記図 6 によって説明した磁気メモリ装置の第 3 実施の形態を実現する製造方法である。

【 0 1 9 0 】

磁気メモリ装置の第2製造方法の第1実施の形態では、前記磁気メモリ装置の第1製造方法の第1実施の形態において、第3絶縁膜を形成した後から第4絶縁膜を形成するまでが異なる。その他の製造工程は、磁気メモリ装置の第1製造方法の第1実施の形態と同様となっている。そこで、図24および図25では、第3絶縁膜を形成した後の工程について説明する。

【0191】

まず前記図20の(1)によって説明したプロセスと同様に、半導体基板21に素子分離領域23を形成する。次いで、半導体基板21に選択素子となる電界効果型トランジスタ24を形成する。次に、MOSトランジスタ24を覆う第1絶縁膜41を形成し、この第1絶縁膜41表面を平坦化する。次いで、各拡散層27、28に達する接続孔を開口した後、各接続孔内にタングステンプラグからなるコンタクト部29、30を形成する。次いで、第1絶縁膜41上に導電膜を形成した後、この導電膜を加工してコンタクト部29に接続するセンス線15とコンタクト部30に接続する第1ランディングパッド31とを形成する。次に、センス線15、第1ランディングパッド31等を覆う第2絶縁膜42を形成し、この第2絶縁膜42表面を平坦化する。次いで、第1ランディングパッド31に達する接続孔を開口した後、接続孔内にタングステンプラグからなるコンタクト部32を形成する。次いで、第2絶縁膜42上に導電膜を形成した後、この導電膜を加工して、コンタクト部32に接続する第2ランディングパッド33を形成する。

【0192】

次に、図24の(1)に示すように、第2絶縁膜42上にコンタクト部32に接続する第2ランディングパッド33等を第3絶縁膜43で覆った後、CMP工程によって第2ランディングパッド33上に所定の膜厚（例えば第2ランディングパッド33上の電氣的絶縁が十分に得られる膜厚）以上が残るように、第3絶縁膜43を研磨する。ここでは一例として、酸化シリコンを1000nmの厚さに堆積した後、CMPによりその表面を研磨して平坦化し、第2ランディングパッド33上に電氣的絶縁が十分に得られるように、例えば500nmの厚さの酸化シリコン膜を残すようにして、第3絶縁膜43を形成する。

【 0 1 9 3 】

次に、PVD法によって、上記第3絶縁膜43表面に、バリアメタル（図示せず）、高透磁率膜73、書き込みワード線を形成するための配線材料層111を成膜する。さらに、配線材料層111上に第4絶縁膜44を形成する。

【 0 1 9 4 】

上記バリアメタルは、例えばチタン（Ti）を5nmの厚さに堆積した後、窒化チタン（TiN）を20nmの厚さに堆積して形成する。

【 0 1 9 5 】

上記高透磁率膜73は、例えば最大透磁率 μ_m が100以上の軟磁性体を用いることができ、具体的には、一例としてニッケル・鉄・コバルトを含む合金、フェライト合金、等を用いることができ、例えば100nmの厚さに形成する。その他にも、例えば最大透磁率 μ_m が100以上であれば、例えばコバルト（Co）、鉄（Fe）、ニッケル（Ni）のいずれかを含む金属化合物、金属酸化物もしくは金属窒化物を用いることができる。

【 0 1 9 6 】

以下の各種製造方法の説明において、高透磁率膜には上記材料を用いることができる。

【 0 1 9 7 】

上記配線材料層111は、アルミニウム（Al）、銅（Cu）もしくはアルミニウム-銅（Al-Cu）合金を例えば300nmの厚さに形成する。

【 0 1 9 8 】

上記第4絶縁膜44は、例えば酸化アルミニウム（ Al_2O_3 ）を形成する。この第4絶縁膜44の膜厚は、後に形成されるTMR素子と書き込みワード線11との電氣的絶縁が確保される膜厚であればよい。例えばその厚さは例えば3nm～50nmとする。

【 0 1 9 9 】

次に、図24の（2）に示すように、第4絶縁膜44表面から第2ランディングパッド33に達する接続孔61を形成し、さらに接続孔61の側壁にサイドウォール絶縁膜62を介して接続孔61内にコンタクト部63を形成する。具体的

には、前記図 2 0 の (3) によって説明したのと同様にして、第 4 絶縁膜 4 4 上にレジスト膜 (9 1) を形成する。続いて、前記図 2 0 の (4) によって説明したのと同様にして上記レジスト膜 (9 1) をエッチングマスクに用いたエッチング技術により、第 4 絶縁膜 4 4 から第 3 絶縁膜 4 3 に、配線材料層 1 1 1、高透磁率膜 7 3 を貫通して第 2 ランディングパッド 3 3 に達する接続孔 6 1 を形成する。

【 0 2 0 0 】

次に、前記図 2 0 の (5) によって説明したのと同様にして、接続孔 6 1 の内面および第 4 絶縁膜 4 4 表面に、サイドウォール絶縁膜を形成するための絶縁膜を、接続孔 6 1 に側壁部分で電氣的絶縁性が確保できる厚さ、例えば酸化シリコンを 2 0 n m の厚さに堆積して形成する。その後、この絶縁膜をエッチバックして、接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成する。

【 0 2 0 1 】

次に、前記図 2 0 の (6) によって説明したのと同様にして、通常のタングステンプラグの形成技術を用いて、タングステン膜を接続孔 6 1 内に埋め込むように第 4 絶縁膜 4 4 上に形成する。次いで、例えば CMP によって、第 4 絶縁膜 4 4 上の余剰なタングステン膜を除去して、接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を介して接続孔 6 1 内にタングステンを残し、タングステンプラグからなるコンタクト部 6 3 を形成する。この CMP によって、第 4 絶縁膜 4 4 の表面は平坦化される。

【 0 2 0 2 】

次に、図 2 4 の (3) に示すように、上記第 4 絶縁膜 4 4 上に上記コンタクト部 6 3 を覆う上記ダミー膜 1 1 2 を、例えば第 4 絶縁膜 4 4 に対して選択的にエッチングが可能な膜で形成する。ここでは、上記ダミー膜 1 1 2 を例えば酸化シリコン膜で形成する。

【 0 2 0 3 】

次に、リソグラフィ技術とエッチング技術とによって、フォトレジスト (図示せず) をマスクに用いて、上記ダミー膜 1 1 2、配線材料層 1 1 1、高透磁率膜 7 3、バリアメタル (図示せず) を順次エッチングして、上記ダミー膜 1 1 2 を

載せた状態で、書き込みワード線 1 1 を形成する。その後、上記フォトレジストを除去する。

【 0 2 0 4 】

次に、図 2 4 の (4) に示すように、PVD 法によって、上記第 3 絶縁膜 4 3 上に上記ダミー膜 1 1 2 [前記図 2 4 の (1) 参照] を覆う高透磁率膜を形成した後、高透磁率膜の全面をエッチバックして、ダミー膜 1 1 2 を載せた書き込みワード線 1 1 の側壁に高透磁率サイドウォール 7 4 s を形成する。このようにして、高透磁率膜 7 3 と高透磁率サイドウォール 7 4 s とからなる磁束集中器 5 1 が形成される。

【 0 2 0 5 】

続いて、図 2 5 の (5) に示すように、選択的エッチングによりダミー膜 1 1 2 (2 点鎖線で示す部分) のみを除去する。この高透磁率サイドウォール 7 4 s は、磁束集中器 5 1 の側壁部分となるため、その先端部 5 1 S の高さは、上記ダミー膜 1 1 2 の膜厚によって調整される。その先端部 5 1 S は、後に形成される TMR 素子の記憶層とキャップ層との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜と記憶層との界面から記憶層とキャップ層との界面までの高さとするのが好ましい。また、高透磁率サイドウォール 7 4 S と後に形成される TMR 素子との距離は、先端部 5 1 S に集中させた電流磁束が記憶層に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 2 0 6 】

次に、図 2 5 の (6) に示すように、上記第 3 絶縁膜 4 3、第 4 絶縁膜 4 4 上に、磁束集中器 5 1 を覆うバリア層 (図示せず)、反強磁性体層 1 3 1、強磁性体からなる磁化固定層 1 3 2、トンネル絶縁層 1 3 3、強磁性体からなる記憶層 1 3 4、キャップ層 1 3 5、電極層 1 3 6 を順次形成する。上記バリア層 (図示せず)、反強磁性体層 1 3 1、磁化固定層 1 3 2、トンネル絶縁層 1 3 3、強磁性体からなる記憶層 1 3 4、キャップ層 1 3 5 および電極層 1 3 6 は、前記第 1 実施の形態で説明したのと同様の材料を用いて形成することができる。

【 0 2 0 7 】

次に、図25の(7)に示すように、リソグラフィ技術とエッチング（例えば反応性イオンエッチング）技術とにより、フォトレジストをマスクにして、TMR素子13を形成するための積層膜（電極層136、キャップ層135、記憶層134、トンネル絶縁層133、磁化固定層132、反強磁性体層131、バリア層）をエッチングしてTMR素子13を形成する。このエッチングでは、エッチングガスには塩素（Cl）を含んだハロゲンガスもしくは一酸化炭素（CO）にアンモニア（ NH_3 ）を添加したガス系を用いる。その後、上記フォトレジストを除去する。

【0208】

この構成では、書き込みワード線11の下部および側面側に形成した磁束集中器51がTMR素子13の側面近傍に張り出しているため、書き込みワード線11により発生される電流磁界がTMR素子13の記憶層134に効率良く印加される。

【0209】

次に、図25の(8)に示すように、第3絶縁膜43、第4絶縁膜44上に、TMR素子13を覆う第5絶縁膜45を形成する。この第5絶縁膜45は、例えばCVD法もしくはPVD法によって、酸化シリコンもしくは酸化アルミニウム等で形成される。その後、化学的機械研磨によって第5絶縁膜45表面を平坦化研磨して、TMR素子13の電極層136上面を露出させる。

【0210】

次に標準的な配線形成技術によって、書き込みワード線11に対してTMR素子13を挟んで立体的に交差（例えば直交）するように、第5絶縁膜45上にTMR素子13の電極層136に接続するビット線12を形成するとともに、周辺回路の配線（図示せず）、ボンディングパッド領域（図示せず）を形成する。さらに全面に保護膜となる第6絶縁膜（図示せず）を、例えばプラズマ窒化シリコン膜で形成した後、ボンディングパッド部を開口して磁気メモリ装置のウエハプロセスを完了させる。

【0211】

また、上記磁気メモリ装置の第2製造方法において、高透磁率膜73と第1配

線層 1 1 1 との間に絶縁膜を形成し、高透磁率サイドウォール 7 4 s を形成する前に書き込みワード線 1 1 の側壁にサイドウォール絶縁膜を形成すれば、前記図 1 3 によって説明した磁気メモリ装置の第 6 実施の形態の構成を実現することができる。

【 0 2 1 2 】

上記磁気メモリ装置の第 2 製造方法では、第 4 絶縁膜 4 4 より書き込みワード線（第 1 配線） 1 1、磁束集中器 5 1 を貫通して、書き込みワード線 1 1 より下層に形成されている第 2 ランディングパッド 3 3 に達する接続孔 6 1 を形成する工程と、接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成する工程と、接続孔 6 1 内にコンタクト部 6 3 を形成する工程と備えていることから、コンタクト部 6 3 上に TMR 素子 1 3 を形成することが可能になる。このため、セル面積に占めるコンタクト部 6 3 の面積を新たに創出することなく、TMR 素子 1 3 のセル面積を利用して、TMR 素子 1 3 と第 2 ランディングパッド 3 3 との接続が行える。したがって、1 選択素子と 1 TMR 素子とで構成される MRAM において、従来の 1 選択素子と 1 TMR 素子型の MRAM と同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型 MRAM と同等のセル面積に縮小化が可能になる。

【 0 2 1 3 】

さらに書き込みワード線 1 1 の両側面および TMR 素子 1 3 に対向する面とは反対側の面に高透磁率膜からなる磁束集中器 5 1 を形成する工程を備えていることから、書き込みワード線 1 1 に電流を流した際に発せられる電流磁界は、書き込みワード線 1 1 の両側面に形成される高透磁率膜によって、TMR 素子 1 3 の記憶層（記録層ともいう） 1 3 4 に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線 1 1 のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくてすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 2 1 4 】

次に、本発明の磁気メモリ装置の第2製造方法に係る第2実施の形態を説明する。ここでは、前記図12によって説明した磁気メモリ装置の第5実施の形態の基本構成を得る製造方法を示す。

【0215】

この製造方法は、前記図24の(1)によって説明した製造方法において、PVD法によって、第3絶縁膜43表面に、バリアメタル(図示せず)、高透磁率膜73、書き込みワード線やランディングパッドを形成するための配線材料層111を成膜した後、高透磁率膜を成膜する。その後の工程は、前記図24、図25によって説明したのと同様である。

【0216】

この結果、前記図12に示したような、書き込みワード線11の周囲を、高透磁率膜73、高透磁率サイドウォール74sおよび高透磁率膜(図示せず)によって取り囲むとともにTMR素子13の側方に高透磁率サイドウォール74sが延長形成された磁束集中器51が形成される。この磁束集中器51の側壁部分となる高透磁率サイドウォール74sの先端部51Sは、上記磁気メモリ装置の第2製造方法に係る第1実施の形態と同様に設定されて形成される。

【0217】

この製造方法は、前記図24、図25によって説明した製造方法において、次の点で異なる。前記図24の(1)において、高透磁率膜73を形成した後、絶縁膜(図示せず)を成膜する。また、書き込みワード線11を形成するパターニングでは、高透磁率膜73をエッチングせずに残す。さらに高透磁率サイドウォール74sを形成する前にサイドウォール絶縁膜を形成する。この3工程以外は、前記図24、図25によって説明したのと同様である。

【0218】

この結果、前記図13に示したような、書き込みワード線11の側面および底面側に、絶縁膜を介して高透磁率膜73、高透磁率サイドウォール74sからなる磁束集中器51が形成される。この磁束集中器51の側壁部分となる高透磁率サイドウォール74sの先端部51Sは、上記磁気メモリ装置の第2製造方法に係る第1実施の形態と同様に設定されて形成される。

【 0 2 1 9 】

上記磁気メモリ装置の第 2 製造方法の第 2、第 3 実施の形態においても、前記磁気メモリ装置の第 2 製造方法の第 1 実施の形態と同様なる効果が得られる。

【 0 2 2 0 】

次に、本発明の磁気メモリ装置の第 3 製造方法に係る実施の形態を、図 2 6 の製造工程断面図によって説明する。この製造方法は、前記図 8 によって説明した磁気メモリ装置の第 4 実施の形態を実現する製造方法である。

【 0 2 2 1 】

第 3 絶縁膜 4 3 を形成するまでは、前記図 2 0 の (1) によって説明したのと同様の工程である。以下、第 3 絶縁膜 4 3 を形成した後を説明する。まず、図 2 6 の (1) に示すように、前記図 2 4 の (1) ～ (4) によって説明したのと同様にして、第 3 絶縁膜 4 3 上に高透磁率膜 7 3、第 1 配線層 1 1 1 および第 4 絶縁膜 4 4 とを下層より順に形成する。次いで第 4 絶縁膜 4 4 より第 1 配線層 1 1 1、高透磁率膜 7 3 および第 3 絶縁膜 4 3 を貫通して第 2 ランディングパッド 3 3 に達する接続孔 6 1 を形成する。接続孔 6 1 の形成方法は、前記第 1 製造方法と同様な方法を採用することができる。さらに、この接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成する。さらに、上記接続孔 6 1 内にサイドウォール絶縁膜 6 2 を介してコンタクト部 6 3 を形成する。

【 0 2 2 2 】

次いで、図 2 6 の (2) に示すように、第 4 絶縁膜 4 4 から高透磁率膜 7 3 ままでを加工して、第 1 配線層 1 1 1 で書き込みワード線 1 1 を形成する。この書き込みワード線 1 1 は第 4 絶縁膜 4 4 を載せた状態に形成される。

【 0 2 2 3 】

書き込みワード線 1 1 の形状に加工した積層体の側壁に高透磁率材料からなる高透磁率サイドウォール 7 4 s を形成して、高透磁率膜 7 3 と高透磁率サイドウォール 7 4 s とで磁束集中器 5 5 を形成する。

【 0 2 2 4 】

図 2 6 の (3) に示すように、さらに、第 4 絶縁膜 4 4、コンタクト部 6 3、磁束集中器 5 5 等を覆う第 4 絶縁膜 4 4 を形成する。この製造方法では、書き込

みワード線 1 1 直上に形成される第 4 絶縁膜と書き込みワード線 1 1 の側部に形成される第 4 絶縁膜 4 4 とを 2 回に分けて成膜する。そして、後に形成した第 4 絶縁膜 4 4 の表面を平坦化するとともに上記第 1 磁束集中器 5 5 の先端部 5 5 S を露出させる。

【 0 2 2 5 】

次に、図 2 6 の (4) に示すように、前記図 2 5 の (6) 、 (7) で説明したのと同様にして、上記書き込みワード線 1 1 上に形成された第 4 絶縁膜 4 4 上に、TMR 素子 1 3 を形成する。次いで、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁にサイドウォール絶縁膜 4 9 s を形成する。なお、サイドウォール絶縁膜 4 9 s の高さが十分に確保できない場合には、図示はしないが、TMR 素子 1 3 を形成する膜の最上層にダミー膜を形成しておき、TMR 素子 1 3 に加工したときに、TMR 素子 1 3 上にダミー膜が形成されるようにしてもよい。または、ダミー膜を形成せずに、TMR 素子 1 3 の最上層の電極層 1 3 6 を上記ダミー膜に相当する厚さだけ厚く形成してもよい。これによって、サイドウォール絶縁膜 4 9 s の高さがかせげるようになる。

【 0 2 2 6 】

さらに、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁に上記サイドウォール絶縁膜 4 9 s を介して、上記第 1 磁束集中器 5 5 の先端部 5 5 S に接続されるように高透磁率サイドウォール 7 5 s を形成する。この高透磁率サイドウォール 7 5 s は磁束集中器 5 5 の側壁部分よりも、少なくとも TMR 素子 1 3 側に厚く形成することが好ましい。また、この高透磁率サイドウォール 7 5 s の先端部 7 5 S の高さは、前記磁束集中器 5 1 等の先端部 5 1 S と同様なる高さと同様に、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 6 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとするのが好ましい。また、先端部 7 5 S と TMR 素子 1 3 との距離を決定するサイドウォール絶縁膜 4 9 s の厚さは、先端部 7 5 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要がある。

、例えばその厚さは200nm以下、好ましくは100nm以下とする。

【0227】

その後、図示はしないが、前記図25の(8)によって説明したのと同様に、第4絶縁膜44上に、TMR素子13、高透磁率サイドウォール75s等を覆う第5絶縁膜45を形成する。次いで、化学的機械研磨によって第5絶縁膜45表面を平坦化研磨して、TMR素子13の電極層136上面を露出させる。次に標準的な配線形成技術によって、書き込みワード線11に対してTMR素子13を挟んで立体的に交差(例えば直交)するように、第5絶縁膜45上にTMR素子13の電極層136に接続するビット線12を形成するとともに、周辺回路の配線(図示せず)、ボンディングパッド領域(図示せず)を形成する。さらに全面に保護膜となる第6絶縁膜(図示せず)を、例えばプラズマ窒化シリコン膜で形成した後、ボンディングパッド部を開口して磁気メモリ装置のウエハプロセスを完了させる。

【0228】

上記磁気メモリ装置の第3製造方法では、書き込みワード線11、磁束集中器55等を貫通する接続孔61とその内部にサイドウォール絶縁膜62を介してコンタクト部63を形成する工程を備えていることから、前記第1製造方法と同様に、コンタクト部63上にTMR素子13を形成することが可能になる。このため、セル面積に占めるコンタクト部63の面積を新たに創出することなく、TMR素子13のセル面積を利用して、TMR素子13と他の配線との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0229】

さらに書き込みワード線11の両側面およびTMR素子13に対向する面とは反対側の面に高透磁率膜からなる磁束集中器55を形成する工程および高透磁率サイドウォール49sを形成する工程を備えていることから、書き込みワード線11に電流を流した際に発せられる電流磁界は、書き込みワード線11の両側面

に形成される高透磁率膜によって、TMR素子13の記憶層（記録層ともいう）134に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線11のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。また、磁束集中器55の先端部が第2高透磁率サイドウォール49sによってTMR素子13側に厚く形成されることから、第1製造方法よりも電流磁界を効率的にTMR素子13に印加できる。

【0230】

また、上記第3製造方法の実施の形態において、磁束集中器55の側壁先端の厚さと高透磁率サイドウォール49s下端の厚さとを同じにして、磁束集中器55の側壁の先端と高透磁率サイドウォール49sの下端とが一致するように形成することにより、前記図6によって説明した本発明の磁気メモリ装置の第3実施の形態の構成を形成することも可能である。

【0231】

また、上記第3製造方法の実施の形態において、書き込みワード線11を形成する前に、高透磁率膜73上に絶縁膜を形成し、その後書き込みワード線11を形成する。また書き込みワード線11の側壁にサイドウォール絶縁膜を形成してから、高透磁率膜73に接続するように高透磁率サイドウォール74sを形成する。さらに、TMR素子13を形成する前に、第4絶縁膜44上に高透磁率膜を形成し、さらに絶縁膜を形成した後、この絶縁膜からランディングパッド33に接続するように、接続孔61、サイドウォール絶縁膜62、コンタクト部63等を形成し、その後コンタクト部63に接続するTMR素子13を形成する。

【0232】

次いで、TMR素子13の側壁にサイドウォール絶縁膜49sを形成する。このエッチバックの際に、TMR素子13直下に形成された絶縁膜もエッチングする。次に高透磁率サイドウォール75s形成する。このエッチバック時に、露出される高透磁率膜もエッチングする。このような製造方法を採用することにより、前

記図 1 4 で説明した磁気メモリ装置の第 7 実施の形態の構成を形成することが可能となる。この場合も、高透磁率サイドウォール 7 5 s は磁束集中器 5 5 の側壁部分よりも、少なくとも TMR 素子 1 3 側に厚く形成することが好ましい。また、この製造方法において、TMR 素子 1 3 直下に形成される絶縁膜と高透磁率膜を形成しなければ、前記磁気メモリ装置の第 6 実施の形態の構成を実現することができる。

【 0 2 3 3 】

次に、本発明の磁気メモリ装置の第 4 製造方法に係る実施の形態を、図 2 7 の製造工程断面図によって説明する。この製造方法は、前記図 1 5 によって説明した磁気メモリ装置の第 8 実施の形態を実現する製造方法である。

【 0 2 3 4 】

第 3 絶縁膜 4 3 を形成するまでは、前記図 2 0 の (1) によって説明したのと同様の工程である。以下、第 3 絶縁膜 4 3 を形成した後を説明する。図 2 7 の (1) に示すように、第 3 絶縁膜 4 3 上に書き込みワード線 1 1 を形成する。書き込みワード線 1 1 を覆う第 4 絶縁膜 4 4 を形成する。その後第 4 絶縁膜 4 4 の表面を化学的機械研磨によって平坦化し、書き込みワード線 1 1 を露出させる。次に、プラズマ CVD 酸化膜、プラズマナイトライド、またはアルミナを堆積する。この堆積膜厚は例えば 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下にする。次いで、第 4 絶縁膜 4 4 上に高透磁率膜 7 6 および絶縁膜 8 7 を下層より順に形成する。

【 0 2 3 5 】

次いで、絶縁膜 8 7 より高透磁率膜 7 6 、第 4 絶縁膜 4 4 および書き込みワード線 1 1 、第 3 絶縁膜 4 3 を貫通して第 2 ランディングパッド 3 3 に達する接続孔 6 1 を形成する。次に接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成する。さらに接続孔 6 1 内にサイドウォール絶縁膜 6 2 を介して導電性を持つコンタクト部 6 3 を形成する。上記接続孔 6 1 、サイドウォール絶縁膜 6 2 、コンタクト部 6 3 の各形成方法は、前記第 1 製造方法と同様な方法を採用することができる。

【 0 2 3 6 】

次いで、図 2 7 の (2) に示すように、TMR 素子 1 3 は、前記第 1 製造方法で説明したのと同様に、絶縁膜 8 7 上に、バリア層（図示せず）、反強磁性体層 1 3 1、磁化固定層 1 3 2、トンネル絶縁層 1 3 3、記憶層 1 3 4、キャップ層 1 3 5 および電極層 1 3 6 を下層より順に形成した後、ここではさらにダミー膜 1 1 3 を形成する。そして、リソグラフィー技術とエッチング技術とによって、ダミー膜 1 1 3 からバリア層までの積層膜を、コンタクト部 6 3 に接続するように TMR 素子 1 3 の形状に加工する。このようにして、ダミー膜 1 1 3 を載せたものでコンタクト部 6 3 に接続する TMR 素子 1 3 が形成される。なお、ダミー膜 1 1 3 を形成せずに、TMR 素子 1 3 の最上層の電極層 1 3 6 を上記ダミー膜 1 1 3 に相当する厚さだけ厚く形成してもよい。また、電極層 1 3 6 がダミー膜 1 1 3 を形成する必要が無い厚さに形成されている場合には、ダマシン膜 1 1 3 を形成する必要はない。

【 0 2 3 7 】

次に、図 2 7 の (3) に示すように、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁にサイドウォール絶縁膜 4 9 s を形成する。このエッチバックでは、絶縁膜 8 7 もエッチバックされて高透磁率膜 7 6 が露出される。さらに、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁に上記サイドウォール絶縁膜 4 9 s を介して、高透磁率サイドウォール 7 7 s を形成し、磁束集中器 5 3 を構成する。この磁束集中器 5 3 側壁（高透磁率サイドウォール 7 7 s）の先端部 5 3 S の高さは、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 3 との界面までの高さとするのが好ましい。また、磁束集中器 5 3 の先端部 5 3 S と TMR 素子 1 3 との距離 x は、磁束集中器 5 3 の先端部 5 3 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。その後、ダミー膜 1 1 3 [前記図 2 7 の (2) 参照] を除去する。

【 0 2 3 8 】

その後、前記図25の(8)によって説明したのと同様に、第4絶縁膜44上に、TMR素子13、磁束集中器53等を覆う第5絶縁膜45を形成する。次いで、化学的機械研磨によって第5絶縁膜45表面を平坦化研磨して、TMR素子13の電極層136上面を露出させる。次に標準的な配線形成技術によって、書き込みワード線11に対してTMR素子13を挟んで立体的に交差(例えば直交)するように、第5絶縁膜45上にTMR素子13の電極層136に接続するビット線12を形成するとともに、周辺回路の配線(図示せず)、ボンディングパッド領域(図示せず)を形成する。さらに全面に保護膜となる第6絶縁膜(図示せず)を、例えばプラズマ窒化シリコン膜で形成した後、ボンディングパッド部を開口して磁気メモリ装置のウエハプロセスを完了させる。

【0239】

上記磁気メモリ装置の第4製造方法では、書き込みワード線11、磁束集中器53等を貫通する接続孔61とその内部にサイドウォール絶縁膜62を介してコンタクト部63を形成する工程を備えていることから、前記第1製造方法と同様に、コンタクト部63上にTMR素子13を形成することが可能になる。このため、セル面積に占めるコンタクト部63の面積を新たに創出することなく、TMR素子13のセル面積を利用して、TMR素子13とランディングパッド33との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0240】

さらに書き込みワード線11を形成した後に、磁束集中器53を形成する工程を備えていることから、書き込みワード線11に電流を流した際に発せられる電流磁界が磁束集中器53の先端部53SよりTMR素子13の記憶層(記録層ともいう)134に効率よく集中されるようになる。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線11のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくてすむことから電流駆動回路の面積を縮小することができ、集積度を

高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 2 4 1 】

次に、本発明の磁気メモリ装置の第 5 製造方法に係る実施の形態を、図 2 8、図 2 9 の製造工程断面図によって説明する。この製造方法は、前記図 1 6 によって説明した磁気メモリ装置の第 9 実施の形態もしくは第 1 1 実施の形態を実現する製造方法である。

【 0 2 4 2 】

第 3 絶縁膜 4 3 を形成するまでは、前記図 2 0 の (1) によって説明したのと同様の工程である。以下、第 3 絶縁膜 4 3 を形成した後を説明する。まず、図 2 8 の (1) に示すように、前記図 2 4 の (1) によって説明したのと同様にして、第 3 絶縁膜 4 3 上に、第 1 高透磁率膜 7 8、第 1 配線層 1 1 1 およびダミー膜 1 1 4 とを下層より順に形成する。

【 0 2 4 3 】

次いで、図 2 8 の (2) に示すように、ダミー膜 1 1 4 から第 1 高透磁率膜 7 8 までを加工して、第 1 配線層 1 1 1 で書き込みワード線 1 1 を形成する。この書き込みワード線 1 1 はダミー膜 1 1 4 を載せた状態に形成される。

【 0 2 4 4 】

次に、書き込みワード線 1 1 の形状に加工した積層体の側壁に高透磁率材料からなる第 1 高透磁率サイドウォール 7 9 s を形成して、第 1 高透磁率膜 7 8 と第 1 高透磁率サイドウォール 7 9 s とで第 1 磁束集中器 5 7 を形成する。その後、ダミー膜 1 1 4 を選択的に除去する。また、第 1 高透磁率膜 7 8 を残して書き込みワード線 1 1 を形成することもできる。この場合には、第 1 高透磁率サイドウォール 7 9 s を形成する際に、第 3 絶縁膜 4 3 上の余剰な第 1 高透磁率膜 7 8 を除去すればよい。この第 1 高透磁率サイドウォール 7 9 s の形成工程において、第 1 高透磁率サイドウォール 7 9 s の先端の高さを書き込みワード線 1 1 の上面にあわせるように形成すれば、前記磁気メモリ装置の第 9 実施の形態を形成することになり、第 1 高透磁率サイドウォール 7 9 s の先端の高さを書き込みワード線 1 1 の上面より突き出た状態に形成すれば、前記磁気メモリ装置の第 1 1 実施

の形態を形成することになる。図面では、前記磁気メモリ装置の第 1 1 実施の形態を形成する場合を説明する。

【 0 2 4 5 】

次いで、図 2 8 の (3) に示すように、第 3 絶縁膜 4 3 上に、第 1 磁束集中器 5 7、書き込みワード線 1 1 等を覆う第 4 絶縁膜 4 4 を形成する。そして、化学的機械研磨によって、第 4 絶縁膜 4 4 表面の平坦化する。このとき、第 1 磁束集中器 5 7 の側壁部分 (第 1 高透磁率サイドウォール 7 9 s) 先端が露出しても差し支えはない。さらに、前記第 4 製造方法と同様にして、第 4 絶縁膜 4 4 上に、第 2 高透磁率膜 7 6、絶縁膜 8 7 を下層より順に形成する。

【 0 2 4 6 】

次いで、図 2 8 の (4) に示すように、絶縁膜 8 7、高透磁率膜 (第 2 高透磁率膜) 7 6、第 4 絶縁膜 4 4、書き込みワード線 1 1、第 1 磁束集中器 5 7 および第 3 絶縁膜 4 3 を貫通してランディングパッド 3 3 に達する接続孔 6 1 を形成する。接続孔 6 1 の形成方法は、前記第 1 製造方法と同様な方法を採用することができる。さらに、この接続孔 6 1 の側壁にサイドウォール絶縁膜 6 2 を形成する。さらに、上記接続孔 6 1 内にサイドウォール絶縁膜 6 2 を介してコンタクト部 6 3 を形成する。

【 0 2 4 7 】

その後、図 2 9 の (5) に示すように、前記第 1 製造方法で説明したのと同様に、絶縁膜 8 7 上に、バリア層 (図示せず)、反強磁性体層 1 3 1、磁化固定層 1 3 2、トンネル絶縁層 1 3 3、記憶層 1 3 4、キャップ層 1 3 5 および電極層 1 3 6 を下層より順に形成した後、ここではさらに前記第 4 製造方法と同様に、ダミー膜 1 1 3 を形成する。そして、リソグラフィー技術とエッチング技術とによって、ダミー膜 1 1 3 からバリア層までの積層膜および絶縁膜 8 7 を TMR 素子 1 3 の形状に加工して、コンタクト部 6 3 に接続するように TMR 素子 1 3 を形成する。このようにして、ダミー膜 1 1 3 を載せたものでコンタクト部 6 3 に接続する TMR 素子 1 3 が形成される。なお、ダミー膜 1 1 3 を形成せずに、TMR 素子 1 3 の最上層の電極層 1 3 6 を上記ダミー膜 1 1 3 に相当する厚さだけ厚く形成してもよい。

【 0 2 4 8 】

次に、図 2 9 の (6) に示すように、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁にサイドウォール絶縁膜 4 9 s を形成する。この絶縁膜のエッチバックでは、絶縁膜 8 7 もエッチバックされて第 2 高透磁率膜 7 6 が露出される。さらに、通常のエッチバック技術を用いたサイドウォールの形成技術によって、上記 TMR 素子 1 3 の側壁に上記サイドウォール絶縁膜 4 9 s を介して、高透磁率サイドウォール (第 2 高透磁率サイドウォール) 7 7 s を形成する。このようにして、第 2 高透磁率膜 7 6 と第 2 高透磁率サイドウォール 7 7 s とで第 2 磁束集中器 5 3 が形成される。この磁束集中器 5 3 側壁 (第 2 高透磁率サイドウォール 7 7 s) の先端部 5 3 S の高さは、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 3 との界面までの高さとするのが好ましい。また、磁束集中器 5 3 の先端部 5 3 S と TMR 素子 1 3 との距離は、磁束集中器 5 3 の先端部 5 3 S に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離はサイドウォール絶縁膜 4 9 s の厚さで決定され、例えば 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。その後、ダミー膜 1 1 3 を除去する。なお、ダミー膜 1 1 3 を形成せず、電極層 1 3 6 をダミー膜 1 1 3 の膜厚分だけ厚く形成してもよい。また、電極層 1 3 6 がダミー膜 1 1 3 を形成する必要が無い厚さに形成されている場合には、ダマシン膜 1 1 3 を形成する必要はない。

【 0 2 4 9 】

その後、図 2 9 の (7) に示すように、前記図 2 5 の (8) によって説明したのと同様に、第 4 絶縁膜 4 4 上に、TMR 素子 1 3、第 2 磁束集中器 5 3 等を覆う第 5 絶縁膜 4 5 を形成する。次いで、化学的機械研磨によって第 5 絶縁膜 4 5 表面を平坦化研磨して、TMR 素子 1 3 の電極層 1 3 6 上面を露出させる。次に標準的な配線形成技術によって、書き込みワード線 1 1 に対して TMR 素子 1 3 を挟んで立体的に交差 (例えば直交) するように、第 5 絶縁膜 4 5 上に TMR 素子 1 3 の電極層 1 3 6 に接続するビット線 1 2 を形成するとともに、周辺回路の

配線（図示せず）、ボンディングパッド領域（図示せず）を形成する。さらに全面に保護膜となる第6絶縁膜（図示せず）を、例えばプラズマ窒化シリコン膜で形成した後、ボンディングパッド部を開口して磁気メモリ装置のウエハプロセスを完了させる。

【 0 2 5 0 】

上記磁気メモリ装置の第5製造方法において、書き込みワード線11と第1磁束集中器57との間に絶縁膜を形成すれば、前記磁気メモリ装置の第10実施の形態もしくは第12実施の形態の構成を形成することができる。書き込みワード線11と第1磁束集中器57との間に絶縁膜を形成する方法は、第1高透磁率膜78と第1配線層111との間に絶縁膜を形成し、第1高透磁率サイドウォール79sを形成する前に書き込みワード線11の側壁にサイドウォール絶縁膜を形成すれば実現することができる。

【 0 2 5 1 】

上記磁気メモリ装置の第5製造方法では、書き込みワード線11、第1磁束集中器57、第2磁束集中器53等を貫通する接続孔61とその内部にサイドウォール絶縁膜62を介してコンタクト部63を形成する工程を備えていることから、前記第1製造方法と同様に、コンタクト部63上にTMR素子13を形成することが可能になる。このため、セル面積に占めるコンタクト部63の面積を新たに創出することなく、TMR素子13のセル面積を利用して、TMR素子13と選択素子に接続されている第2ランディングパッド33との接続が行える。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【 0 2 5 2 】

さらに、書き込みワード線11の両側面およびTMR素子13に対向する面とは反対側の面に高透磁率膜からなる第1磁束集中器を形成する工程と、書き込みワード線11とTMR素子13との間およびTMR素子13の側面側に、絶縁膜を介して、高透磁率膜からなる第2磁束集中器53を形成する工程とを備えてい

ることから、書き込みワード線 1 1 に電流を流した際に発せられる電流磁界は第 1 磁束集中器 5 7 から第 2 磁束集中器 5 3 に伝達されて TMR 素子 1 3 の記憶層（記録層ともいう）1 3 4 に効率よく集中される。このため書き込みのための電流値を下げる事が可能になり、消費電流の低減が図れるとともに書き込みワード線 1 1 のエレクトロマイグレーションに対する寿命が高められる。また駆動電流が少なくすむことから電流駆動回路の面積を縮小することができ、集積度を高められる。さらに漏れ磁界が少なくなるため隣接セルとの干渉効果が低減される。

【 0 2 5 3 】

上記各製造方法の実施の形態において、TMR 素子 1 3 の側方に形成される各磁束集中器の側壁部分の先端部は、TMR 素子 1 3 の記憶層 1 3 4 とキャップ層 1 3 5 との界面と同等の高さまで形成することが可能であり、例えばトンネル絶縁膜 1 3 3 と記憶層 1 3 4 との界面から記憶層 1 3 4 とキャップ層 1 3 5 との界面までの高さとする事が好ましい。また、磁束集中器の先端部と TMR 素子 1 3 との距離は、磁束集中器の先端部に集中させた電流磁束が記憶層 1 3 4 に効率よく達する距離とする必要があり、例えばその距離は 2 0 0 n m 以下、好ましくは 1 0 0 n m 以下とする。

【 0 2 5 4 】

なお上記各製造方法における各絶縁膜の平坦化は CMP に限定されず、その他の平坦化技術（エッチバックによる平坦化技術、リフローによる平坦化技術、リフロー後にエッチバックする平坦化技術等）を用いることも可能である。

【 0 2 5 5 】

上記第 2 ～第 5 製造方法の各実施の形態では、書き込みワード線 1 1 を 1 本の配線で形成したが、これを複数本（例えば 2 本）の配線で形成することも可能である。その際には、前記図 2 3 によって説明したように、接続孔 6 1 は複数本の配線間に形成すればよい。

【 0 2 5 6 】

【発明の効果】

以上、説明したように本発明の磁気メモリ装置によれば、トンネル磁気抵抗素

子の第2配線が接続する反対側に接続するように、第1配線よりも下層の配線層に接続されるコンタクト部を、第1配線と絶縁された状態でかつ第1配線内を貫通する状態に設けたことから、トンネル磁気抵抗素子の占有面積内にコンタクト部を形成することができる。このため、従来は形成していたトンネル磁気抵抗素子に接続される引き出し配線部分を形成する必要が無くなり、セル面積に占めるコンタクト部の面積を新たに創出することなく、第2配線（ビット線）に沿った方向の長さを縮小することができる。すなわち、従来は最小線幅をFとしたときに、 $8F^2$ 以上のセル面積を必要としていたのが、 $8F^2$ よりも小さいセルサイズ、例えば最小 $4F^2$ のセルサイズを実現することができる。したがって、1選択素子と1TMR素子とで構成されるMRAMにおいて、従来の1選択素子と1TMR素子型のMRAMと同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。

【0257】

本発明の磁気メモリ装置の製造方法によれば、絶縁膜より第1配線内を貫通して第1配線より下層に形成されている配線層に達する接続孔を形成する工程と、接続孔の側壁にサイドウォール絶縁膜を形成する工程と、接続孔内にコンタクト部を形成する工程と備えていることから、第1配線上に絶縁膜を介して形成されるトンネル磁気抵抗素子直下にトンネル磁気抵抗素子と上記配線層とを接続するコンタクト部を形成することが可能になる。このため、従来は形成していたトンネル磁気抵抗素子に接続される引き出し配線部分を形成する必要が無くなるので、セル面積に占めるコンタクト部の面積を新たに創出することなく、第2配線（ビット線）に沿った方向の長さを縮小することができる。すなわち、従来は最小線幅をFとしたときに、 $8F^2$ 以上のセル面積を必要としていたのが、 $8F^2$ よりも小さいセルサイズ、例えば最小 $4F^2$ のセルサイズで製造することができる。したがって、従来の1選択素子と1TMR素子型の磁気メモリ装置（例えばMRAM）と同等のアクセス速度を維持できるとともに、従来よりもセル面積の縮小化が可能になる。このセル面積はクロスポイント型MRAMと同等のセル面積に縮小化が可能になる。上記効果は、磁束集中器を形成する場合にも同様に得ら

れる。

【 0 2 5 8 】

さらに、従来は形成していたトンネル磁気抵抗素子に接続される引き出し配線部分を形成する必要が無くなるので、トンネル磁気抵抗素子を一段エッチングで形成することができる。このため、引き出し配線を形成する際のマスク合わせ余裕を考慮する必要が無くなり、その分だけ、さらにセル面積を縮小することができる。またトンネル磁気抵抗素子を一段エッチングで形成することができることから、トンネル絶縁層上、磁化固定層上もしくは反強磁性体層上でエッチングを停止するような、エッチングの精密な制御を必要としないので、エッチング工程の負荷を軽減することができる。

【図面の簡単な説明】

【図 1】

本発明の磁気メモリ装置に係る第 1 実施の形態を示す概略構成断面図である。

【図 2】

TMR 素子と接続孔とのずれ量と、TMR 素子の記憶層が磁化反転に必要な電流との関係を説明する図であり、(1) は書き込みワード線と TMR 素子と接続孔との一例として関係を示す平面図であり、(2) は (1) の A-A 線における部分断面図であり、(3) および (4) は TMR 素子と接続孔とのずれ量と、TMR 素子の記憶層が磁化反転に必要な電流との関係を示すグラフである。

【図 3】

本発明の磁気メモリ装置に係る第 2 実施の形態を示す図であり、(1) はレイアウト図であり、(2) は (1) に示した A-A 線における断面図である。

【図 4】

本発明の磁気メモリ装置に係る第 2 実施の形態における書き込みワード線の変形例を示すレイアウト図である。

【図 5】

本発明の磁気メモリ装置における接続孔の変形例を示すレイアウト図である。

【図 6】

本発明の磁気メモリ装置に係る第 3 実施の形態を示す概略構成断面図である。

【図 7】

第 1 実施の形態に係る磁気メモリ装置の書き込みワード線が発する電流磁界のシミュレーションによる分布状態を示す概略構成断面図である。

【図 8】

本発明の磁気メモリ装置に係る第 4 実施の形態およびこの磁気メモリ装置の書き込みワード線が発する電流磁界のシミュレーションによる分布状態を示す概略構成断面図である。

【図 9】

比較例 1 として、従来構造の M R A M セルにおける書き込みワード線およびその周囲構造および書き込みワード線周囲の電流磁界のシミュレーションによる分布状態を示す概略構成断面図である。

【図 1 0】

比較例 2 として、従来構造の M R A M セルにおける書き込みワード線およびその周囲構造および書き込みワード線周囲の電流磁界のシミュレーションによる分布状態を示す概略構成断面図である。

【図 1 1】

磁気メモリ装置の第 1 実施の形態、第 2 実施の形態、比較例 1 および比較例 2 について、磁化方向に対して直行する方向に配置した磁化を反転させるため必要なビット線電流の書き込みワード線電流依存性を示す図であって、磁化容易軸方向の磁界を与える電流と磁化難易軸方向の磁界を与える電流との関係図である。

【図 1 2】

本発明の磁気メモリ装置に係る第 5 実施の形態を示す概略構成断面図である。

【図 1 3】

本発明の磁気メモリ装置に係る第 6 実施の形態を示す概略構成断面図である。

【図 1 4】

本発明の磁気メモリ装置に係る第 7 実施の形態を示す概略構成断面図である。

【図 1 5】

本発明の磁気メモリ装置に係る第 8 実施の形態を示す概略構成断面図である。

【図 1 6】

本発明の磁気メモリ装置に係る第 9 実施の形態を示す概略構成断面図である。

【図 1 7】

本発明の磁気メモリ装置に係る第 1 0 実施の形態を示す概略構成断面図である。

【図 1 8】

本発明の磁気メモリ装置に係る第 1 1 実施の形態を示す概略構成断面図である。

【図 1 9】

本発明の磁気メモリ装置に係る第 1 2 実施の形態を示す概略構成断面図である。

【図 2 0】

本発明の磁気メモリ装置の第 1 製造方法に係る第 1 実施の形態を示す製造工程断面図である。

【図 2 1】

本発明の磁気メモリ装置の第 1 製造方法に係る第 1 実施の形態を示す製造工程断面図である。

【図 2 2】

本発明の磁気メモリ装置の第 1 製造方法に係る第 1 実施の形態を示す製造工程断面図である。

【図 2 3】

本発明の磁気メモリ装置の第 1 製造方法に係る第 2 実施の形態を示す製造工程断面図である。

【図 2 4】

本発明の磁気メモリ装置の第 2 製造方法に係る第 1 実施の形態を示す製造工程断面図である。

【図 2 5】

本発明の磁気メモリ装置の第 2 製造方法に係る第 1 実施の形態を示す製造工程断面図である。

【図 2 6】

本発明の磁気メモリ装置の第3製造方法に係る実施の形態を示す製造工程断面図である。

【図 2 7】

本発明の磁気メモリ装置の第4製造方法に係る実施の形態を示す製造工程断面図である。

【図 2 8】

本発明の磁気メモリ装置の第5製造方法に係る実施の形態を示す製造工程断面図である。

【図 2 9】

本発明の磁気メモリ装置の第5製造方法に係る実施の形態を示す製造工程断面図である。

【図 3 0】

従来の1選択素子と1 TMR素子のMRAMの概略構成断面図である。

【図 3 1】

容易軸方向磁界 H_{EA} および困難軸方向磁界 H_{HA} による記憶層磁化方向の反転しきい値を示すアステロイド曲線である。

【図 3 2】

従来のクロスポイント型MRAMの要部斜視図である。

【図 3 3】

従来のクロスポイント型MRAMの要部レイアウト図である。

【図 3 4】

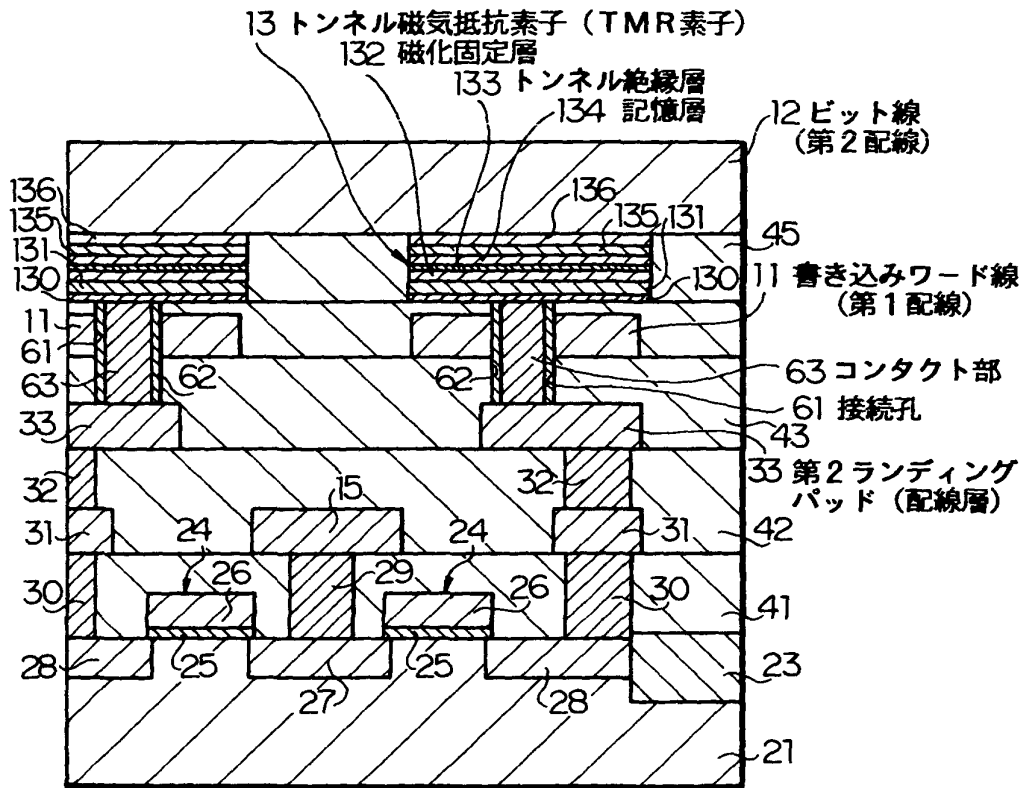
従来の1選択素子と1 TMR素子のMRAMの要部レイアウト図である。

【符号の説明】

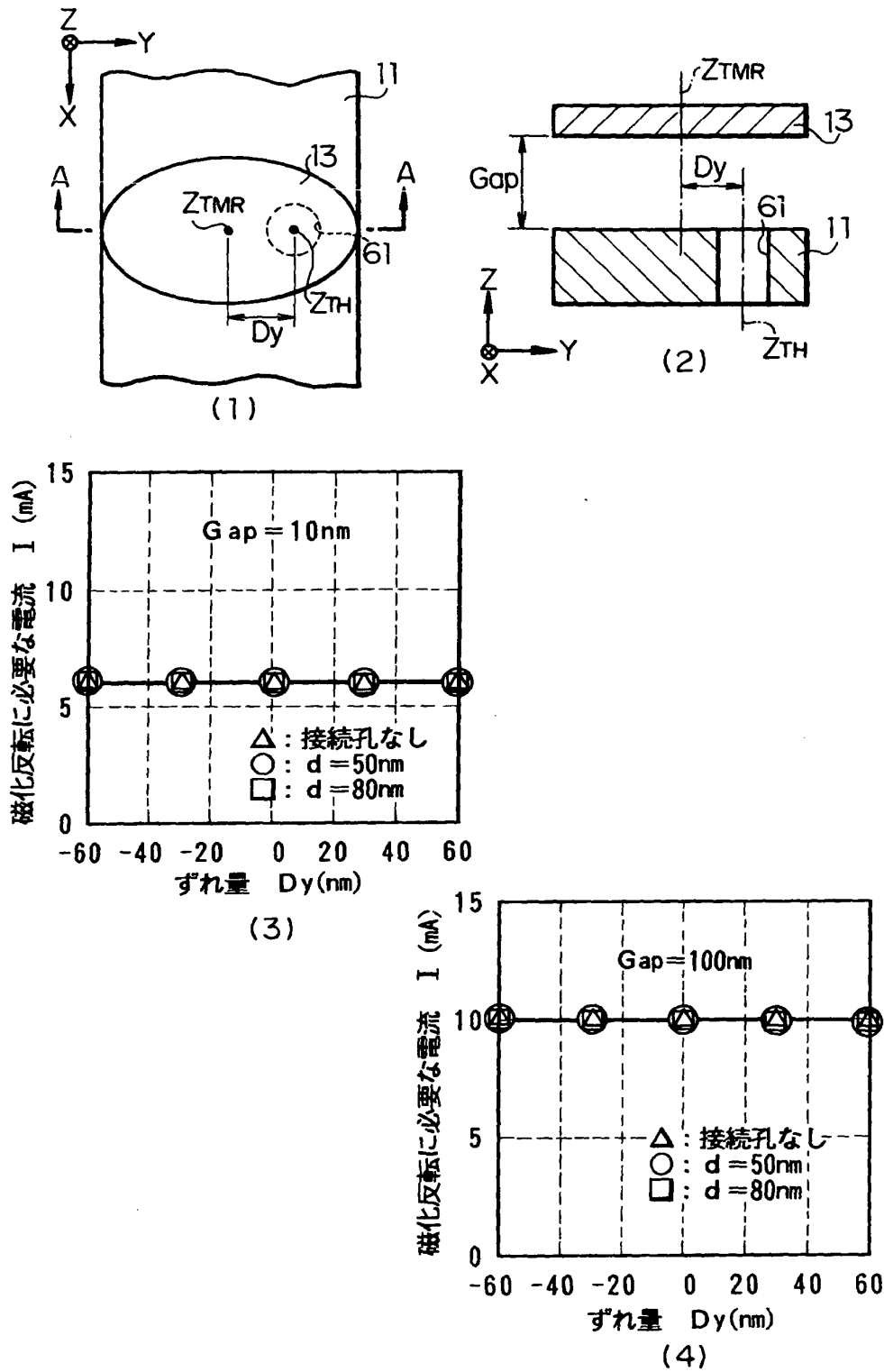
1 1 …書き込みワード線（第1配線）、1 2 …ビット線（第2配線）、1 3 …トンネル磁気抵抗素子（TMR素子）、3 3 …第2ランディングパッド（配線層）、6 1 …接続孔、6 3 …コンタクト部、1 3 2 …磁化固定層、1 3 3 …トンネル絶縁層、1 3 4 …記憶層

【書類名】 図面

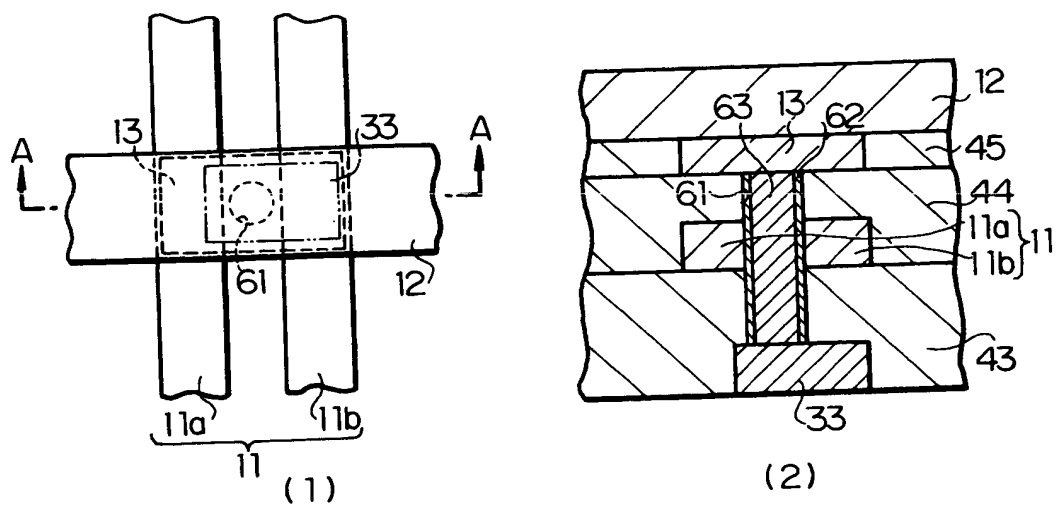
【図1】



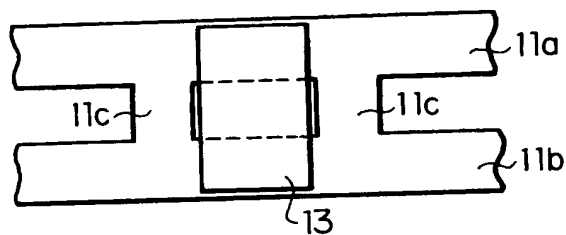
【図 2】



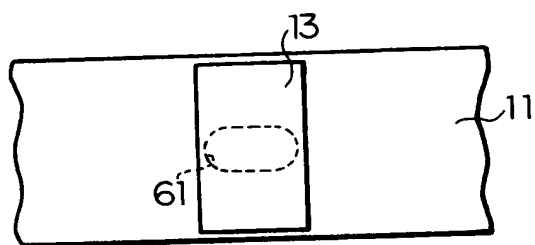
【図 3】



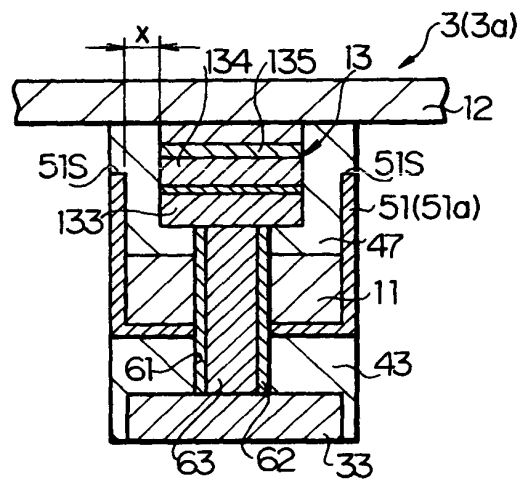
【図 4】



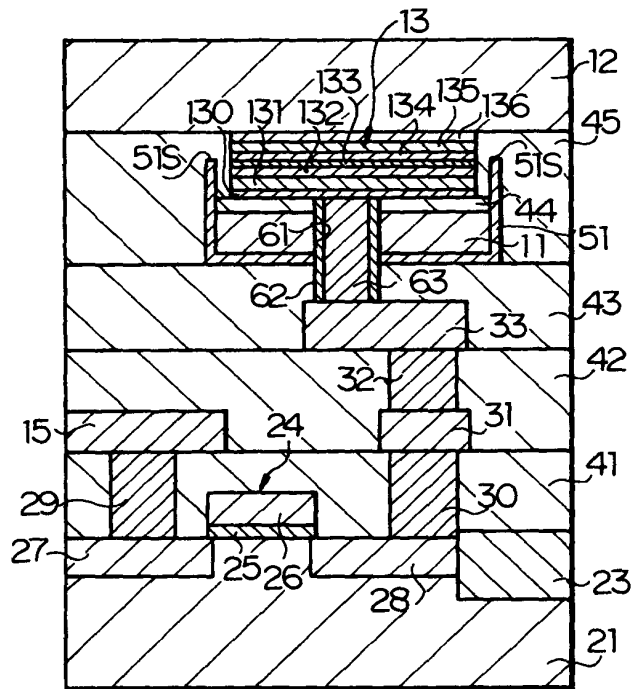
【図 5】



【図 6】

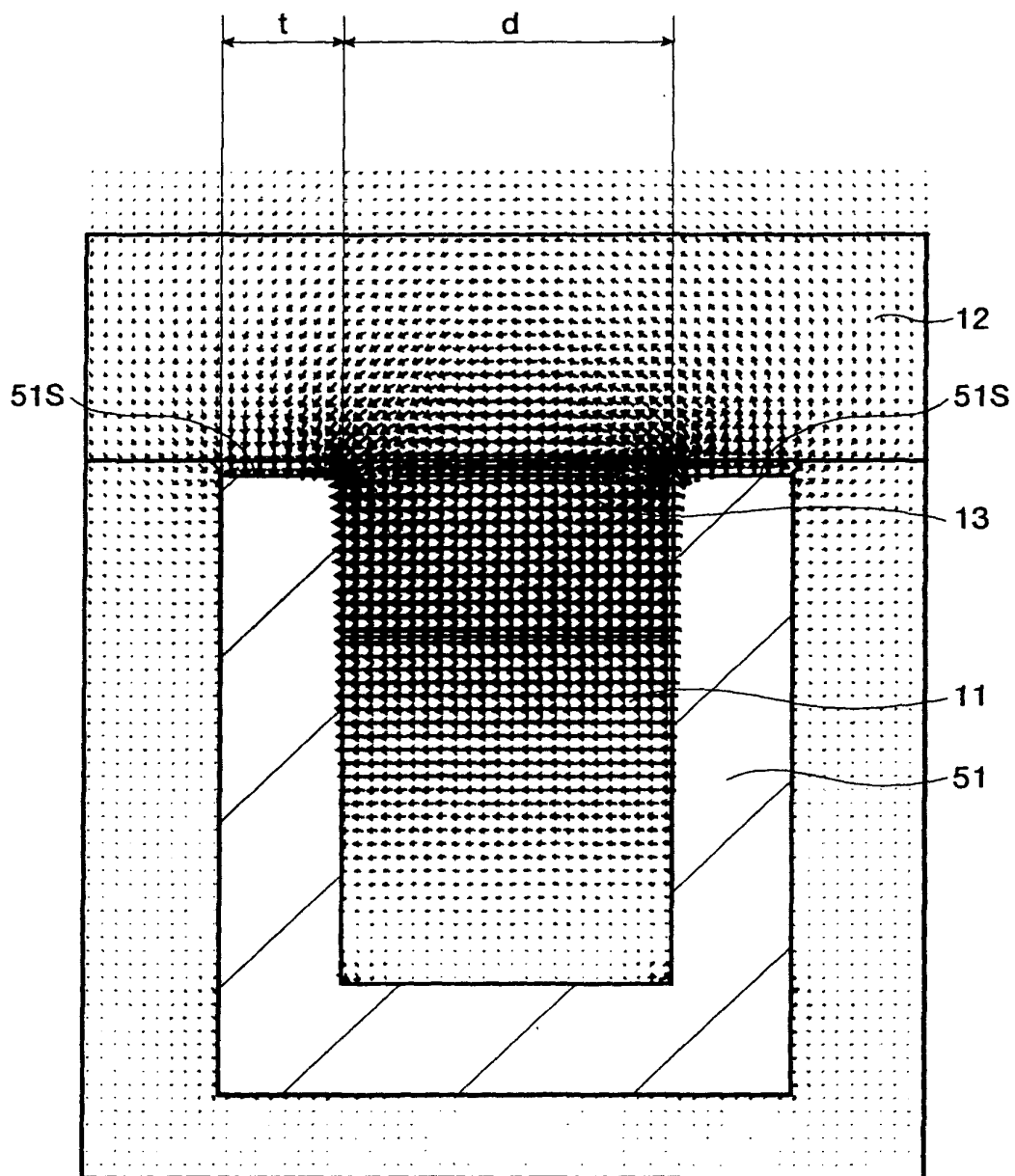


(1)

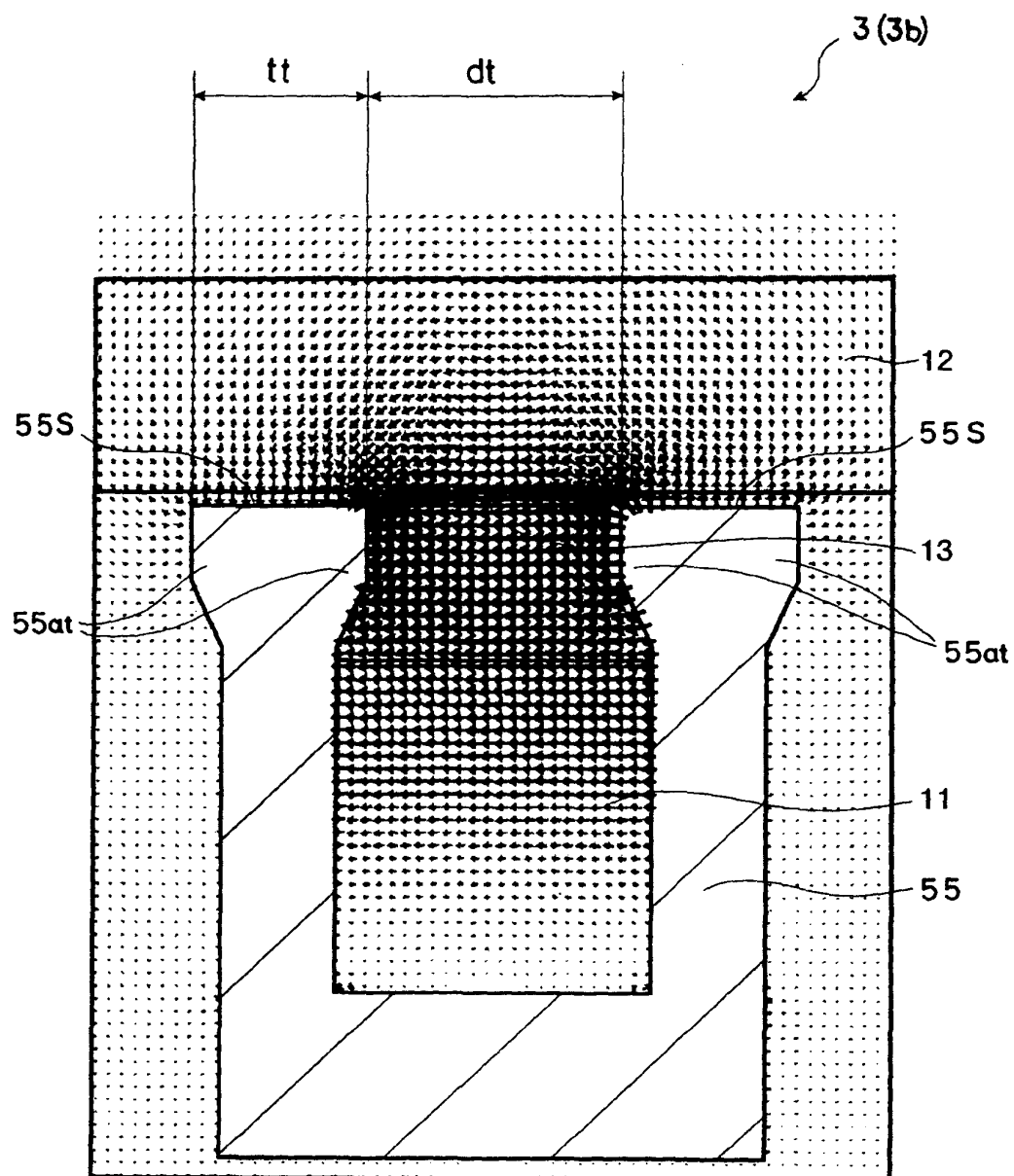


(2)

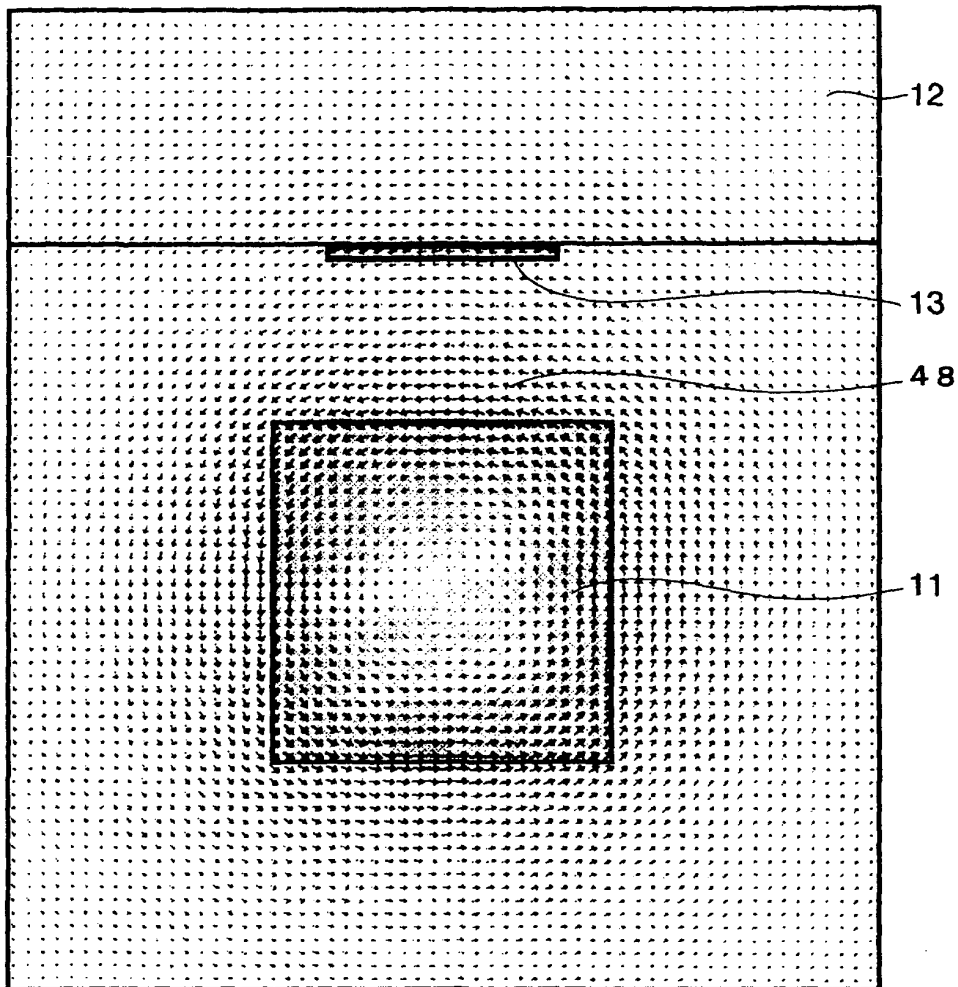
【図7】



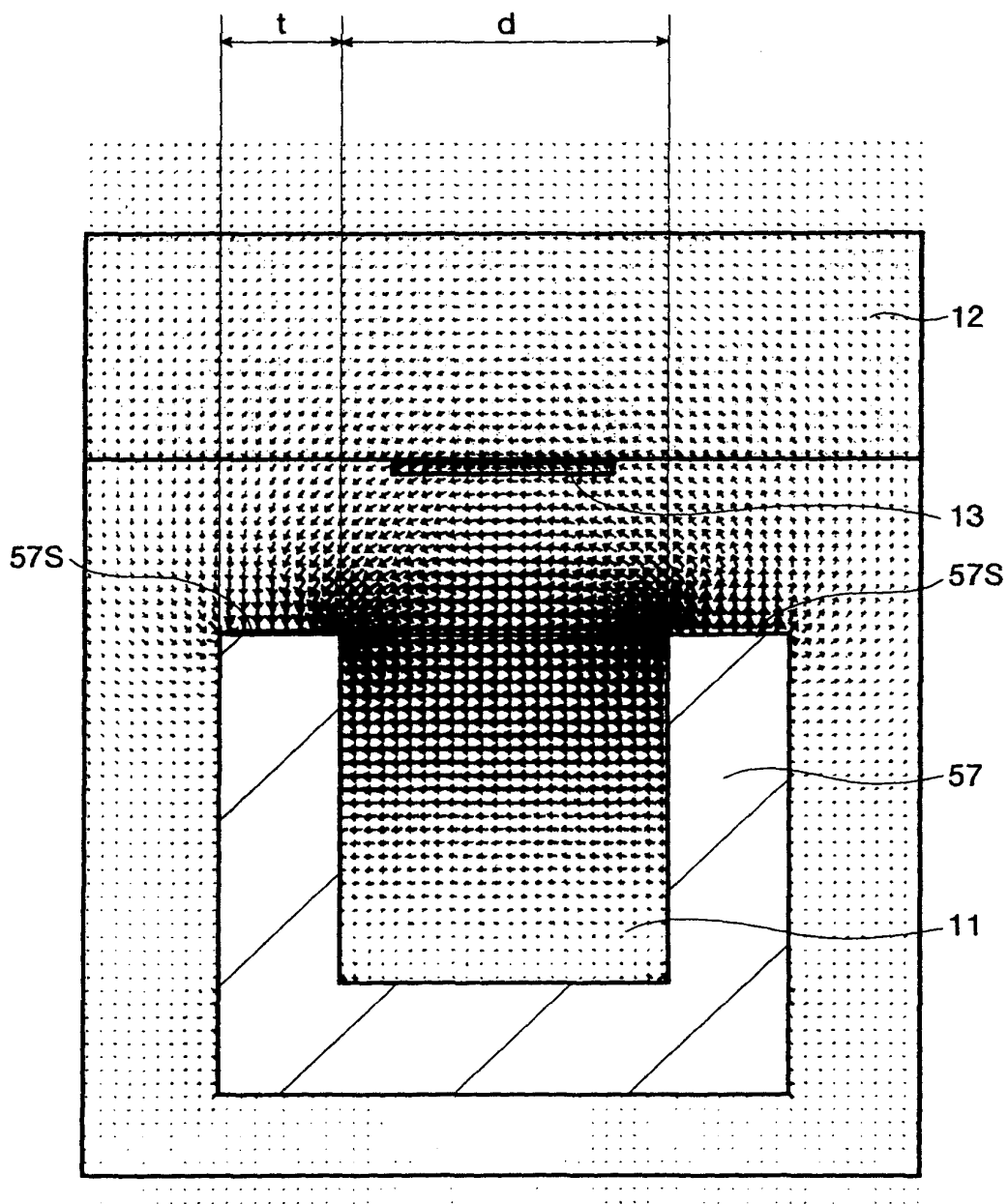
【図 8】



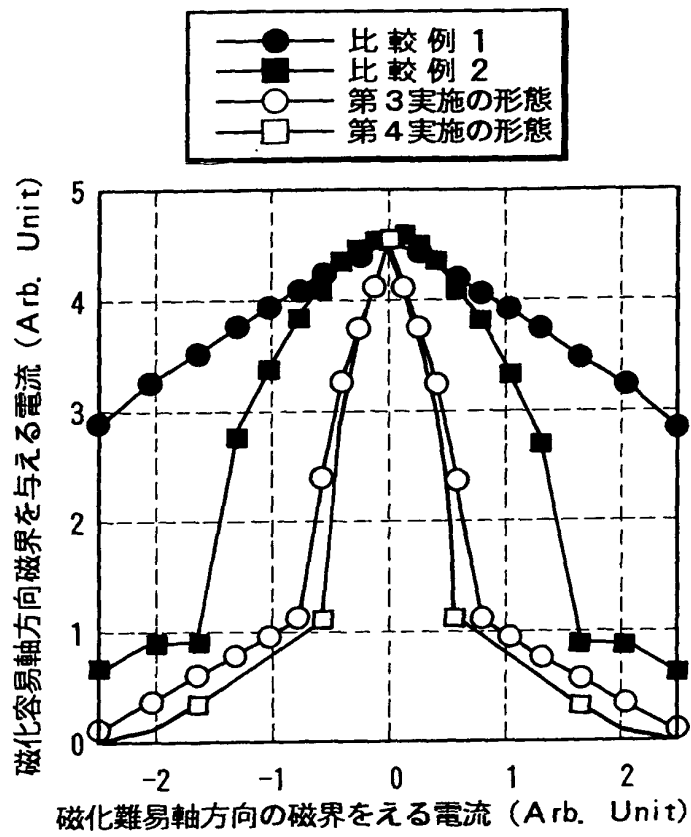
【図9】



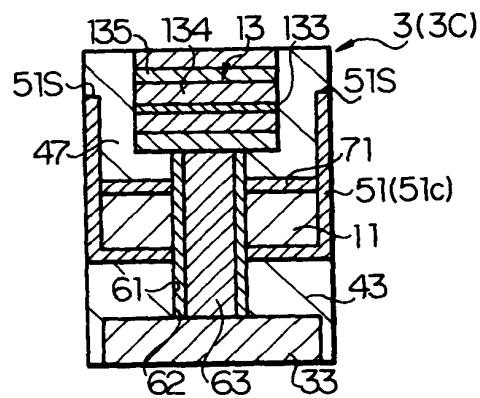
【図10】



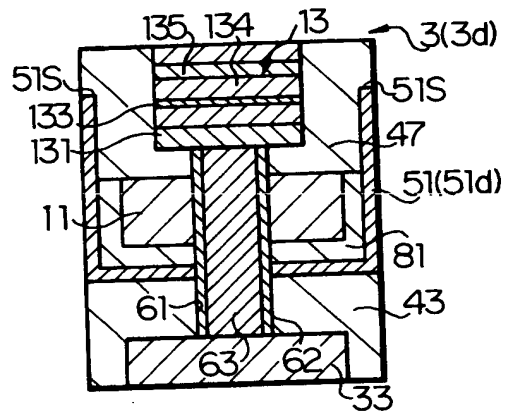
【図11】



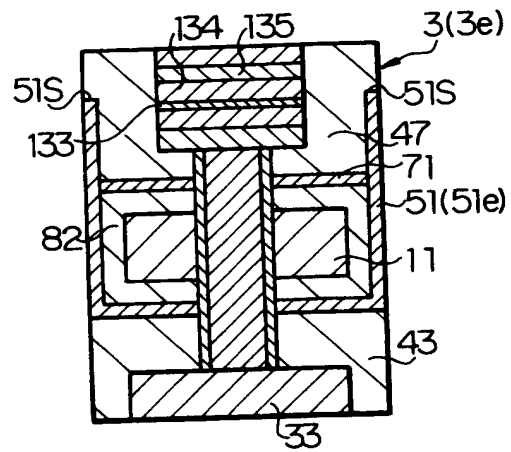
【図12】



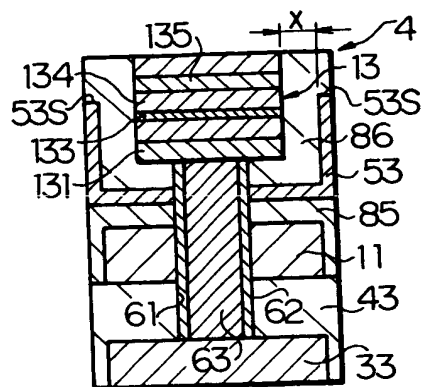
【図 1 3】



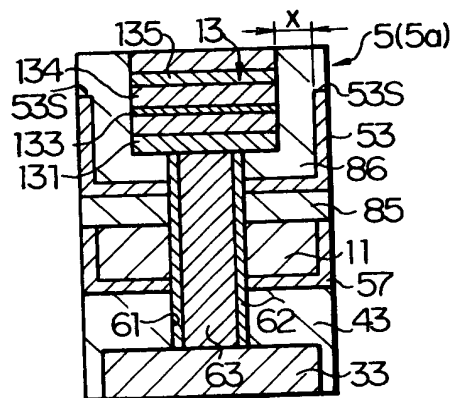
【図 1 4】



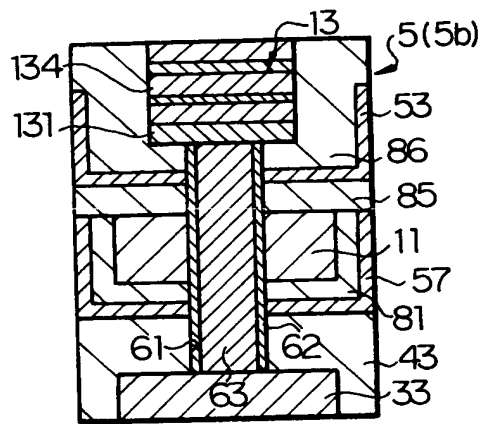
【図 15】



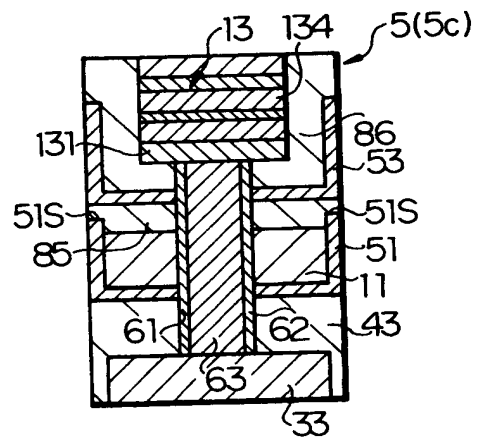
【图 16】



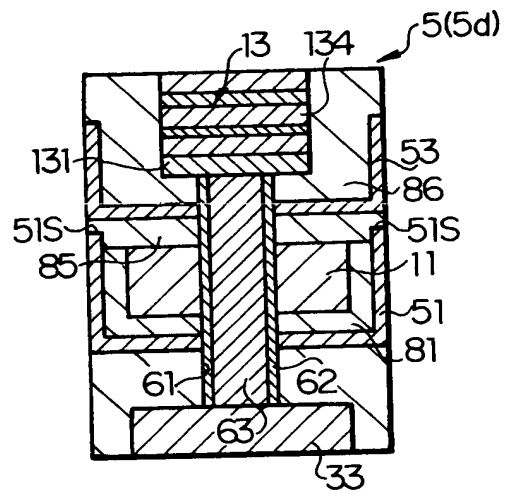
【図 1 7】



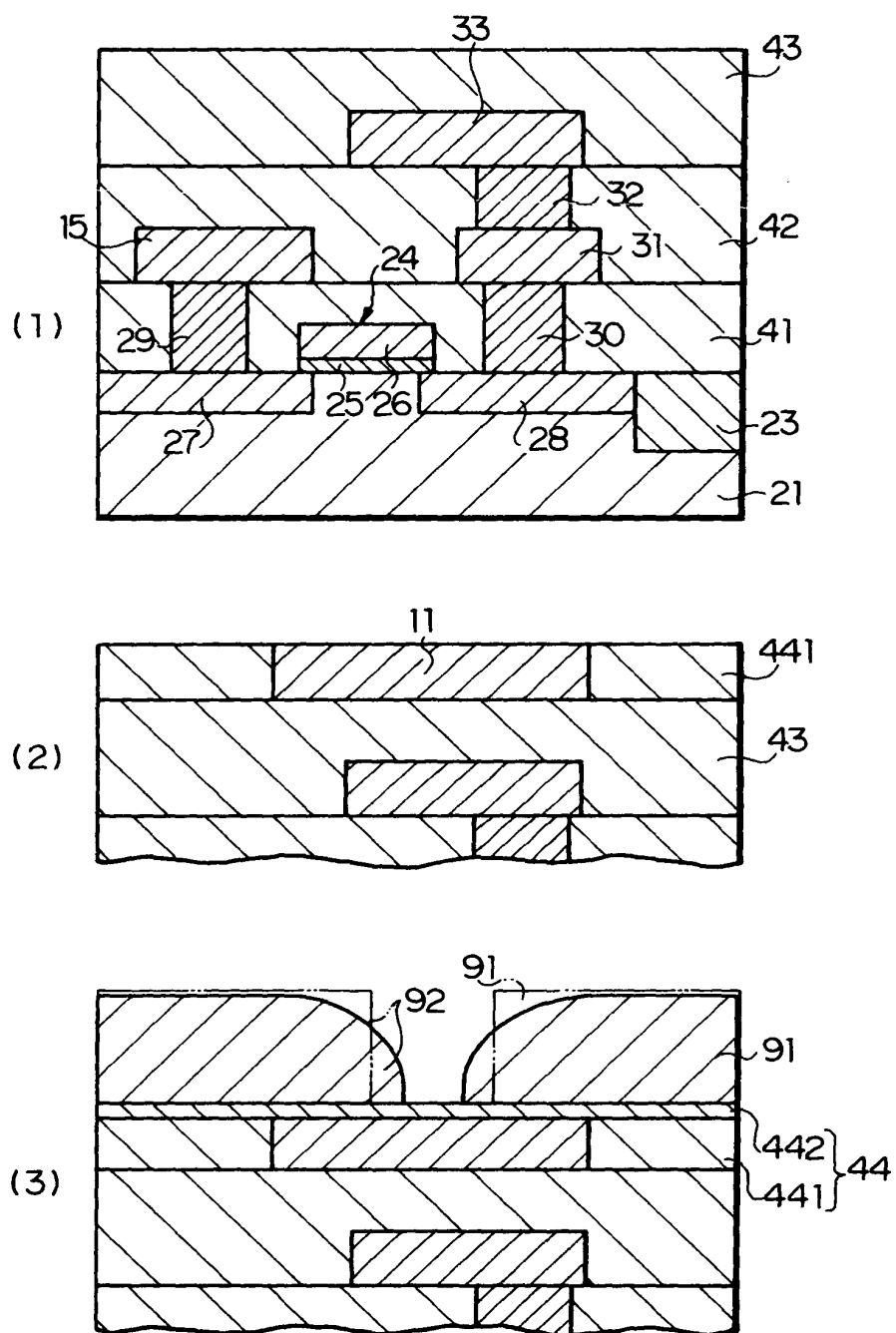
【図 1 8】



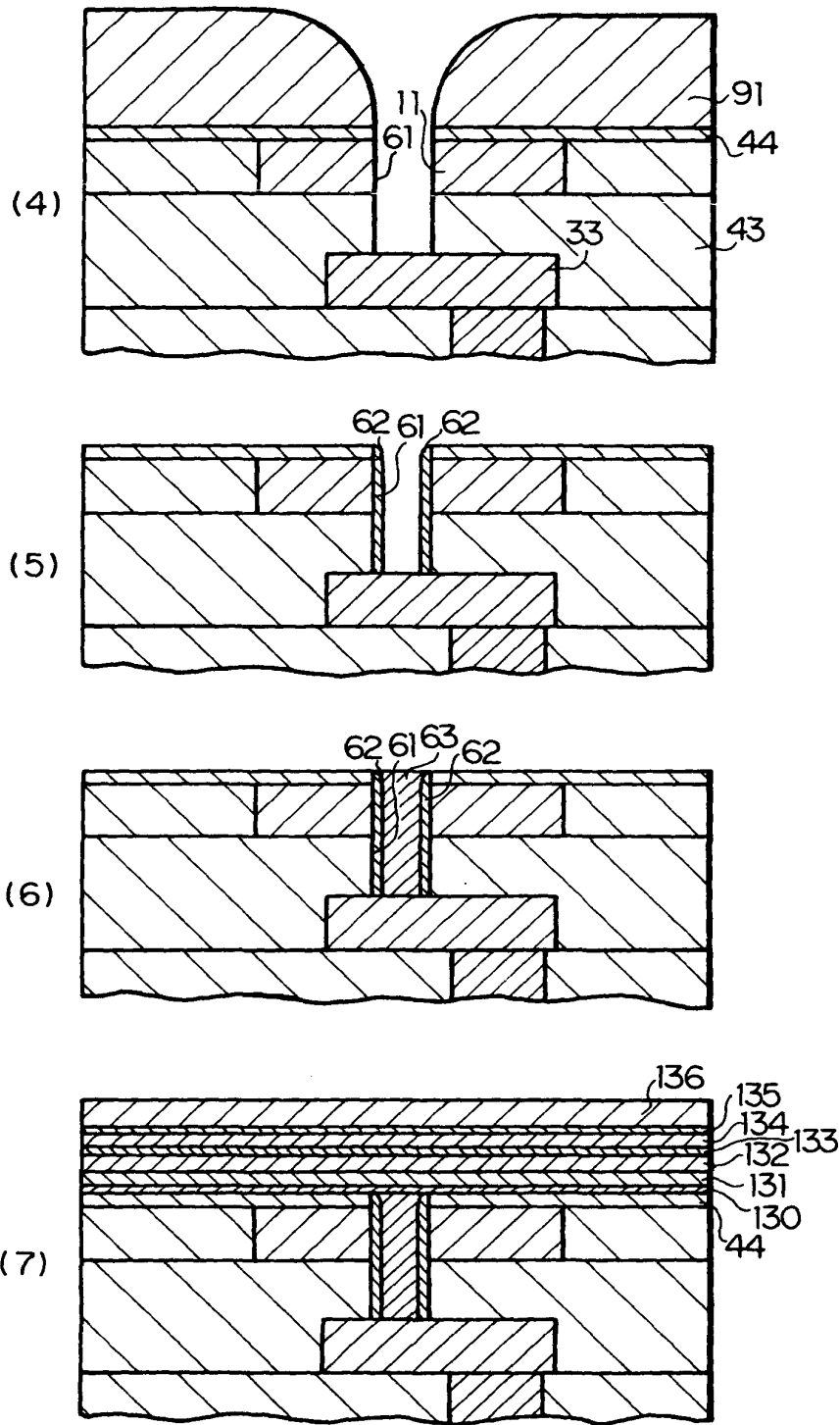
【図 19】



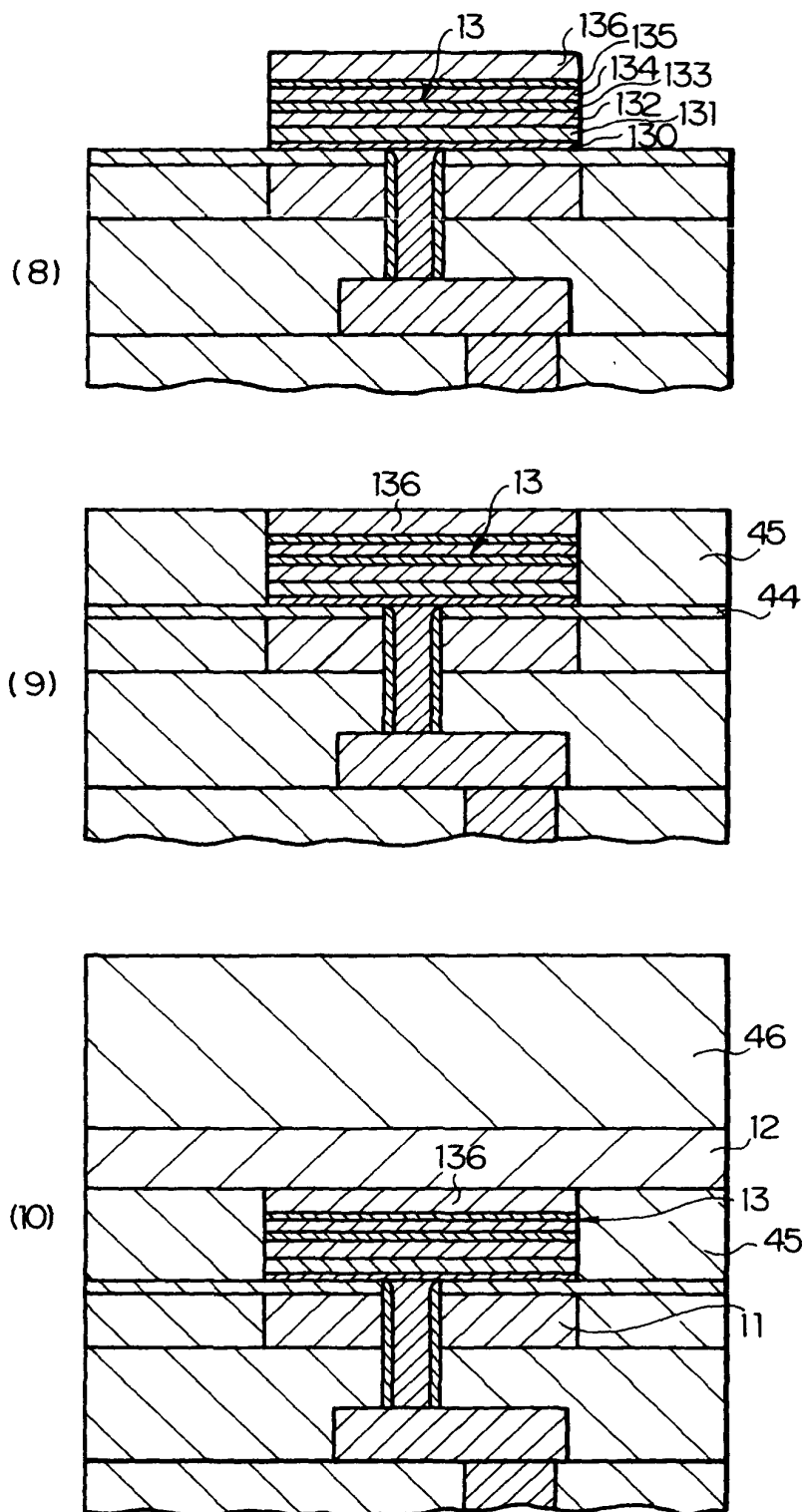
【図 20】



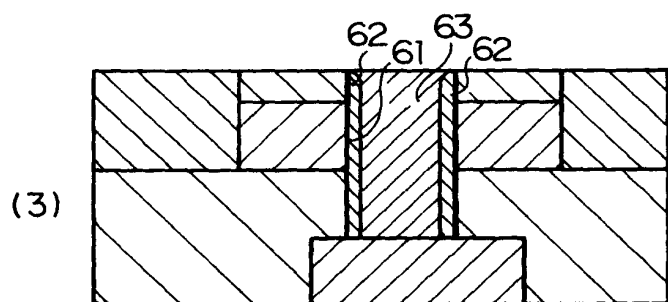
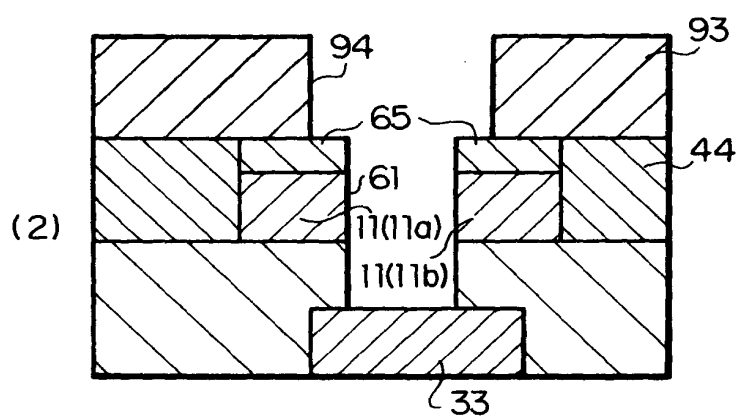
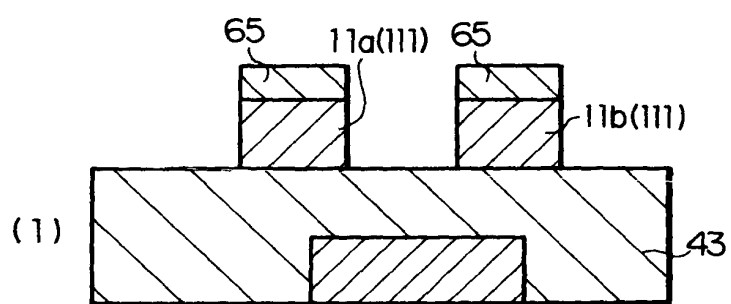
【図 21】



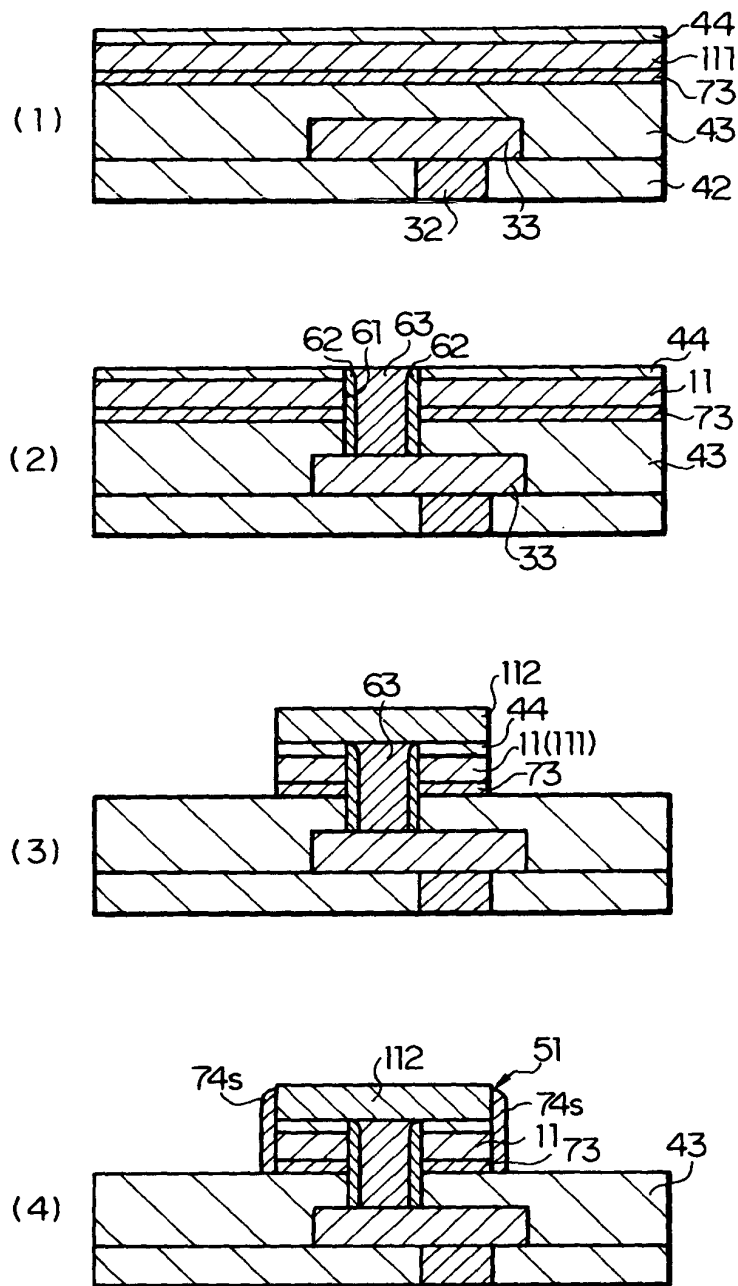
【図 22】



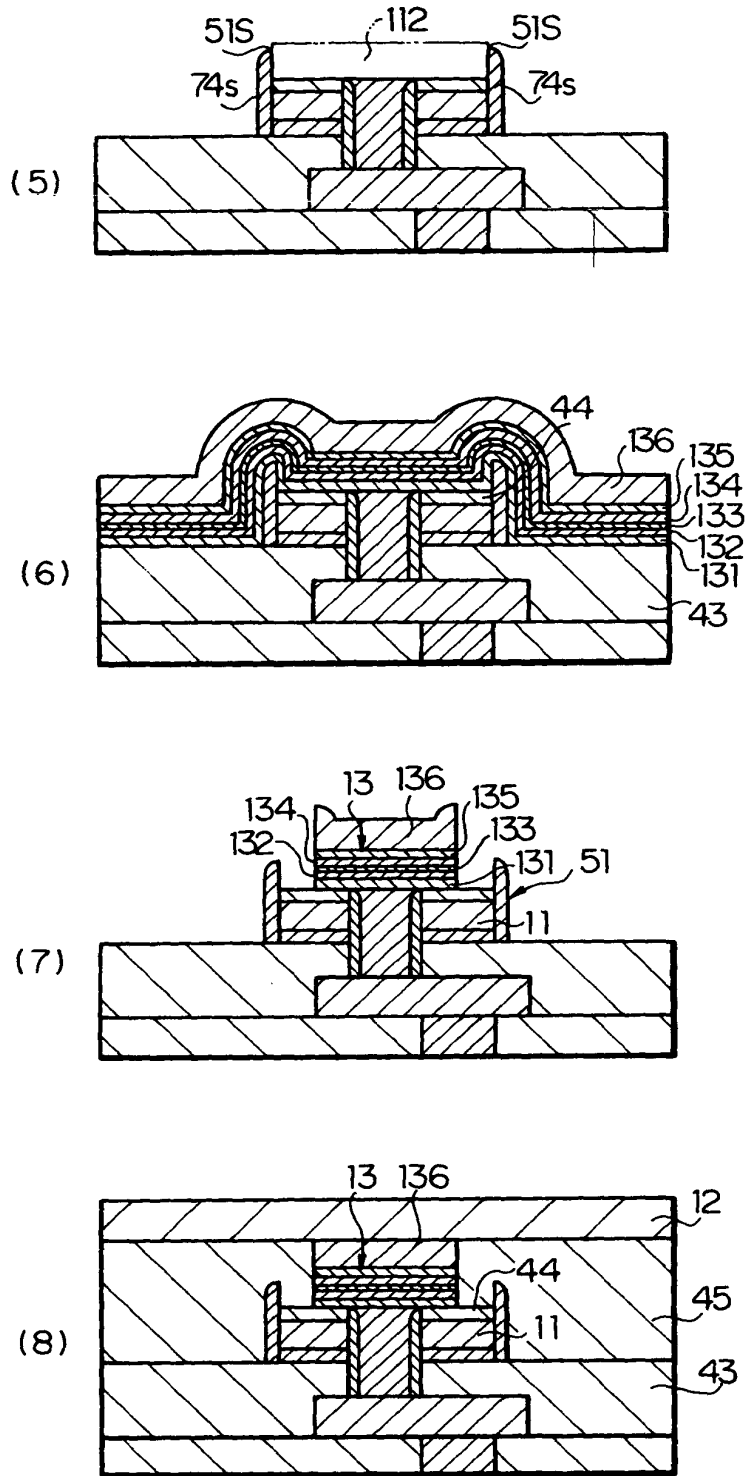
【図 23】



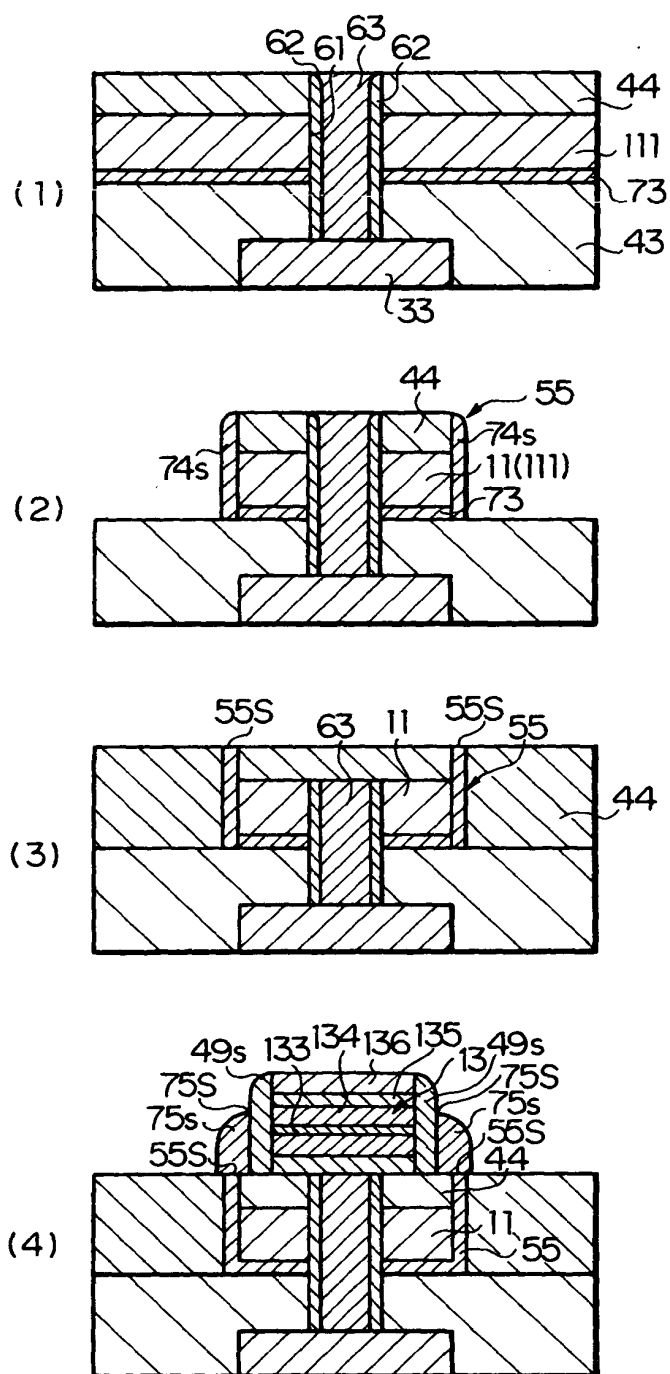
【図 24】



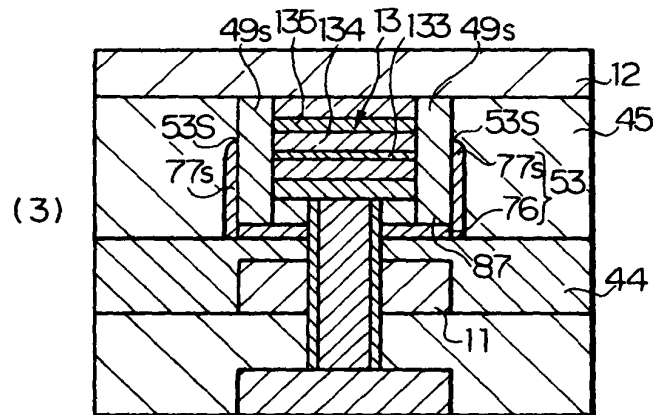
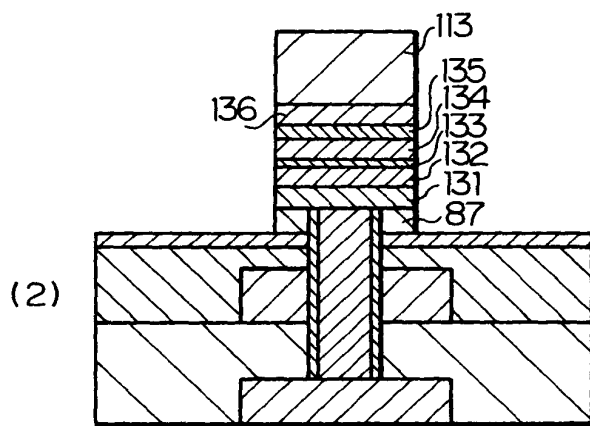
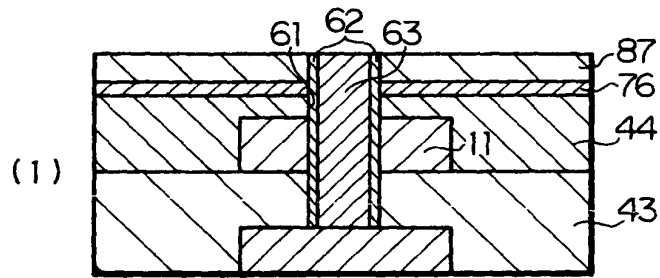
【図 2 5】



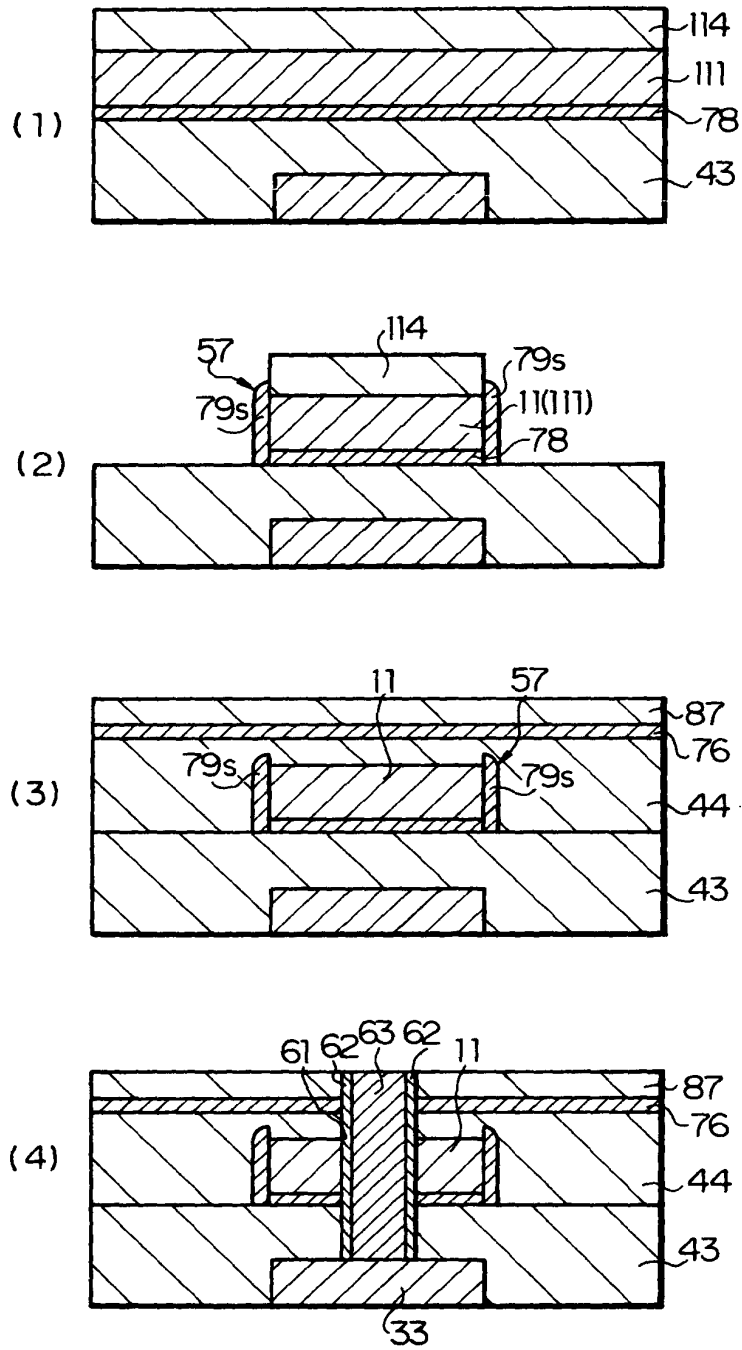
【図 26】



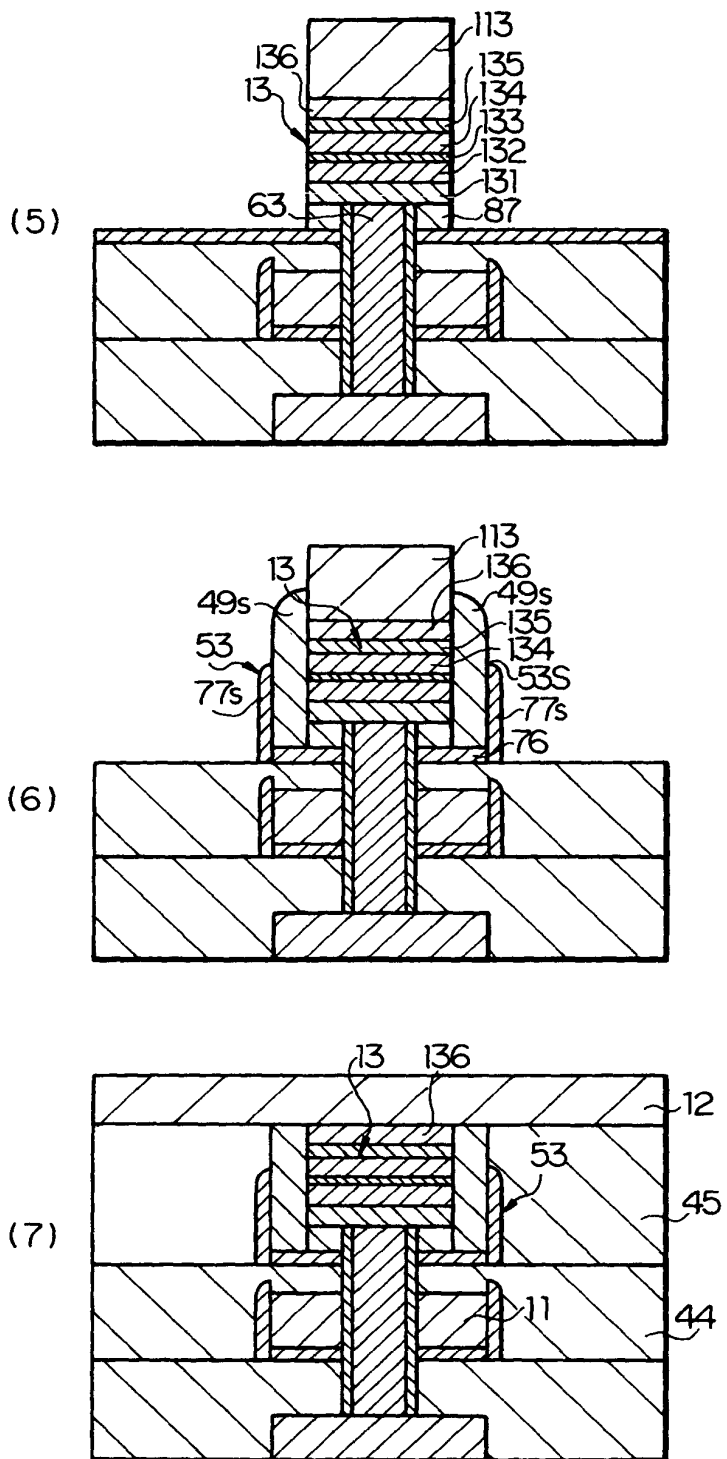
【図 2 7】



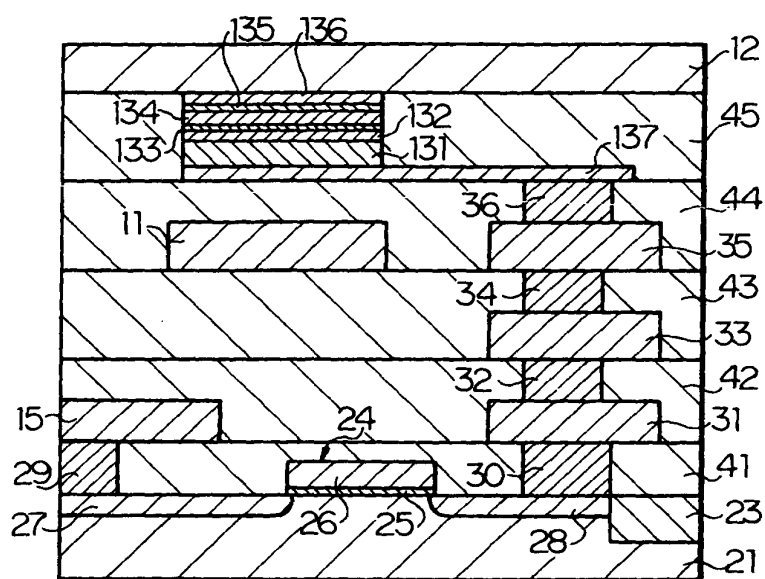
【図 2 8】



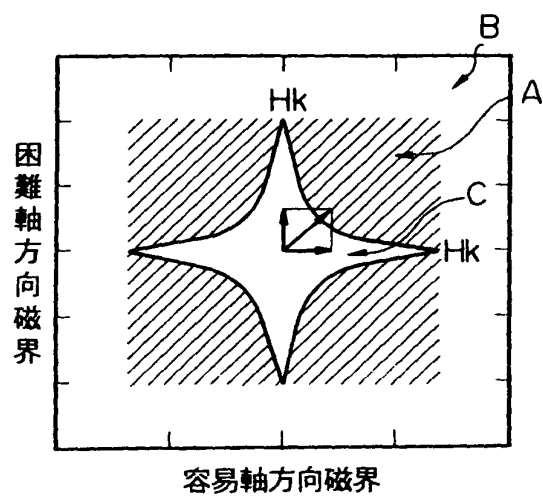
【図 29】



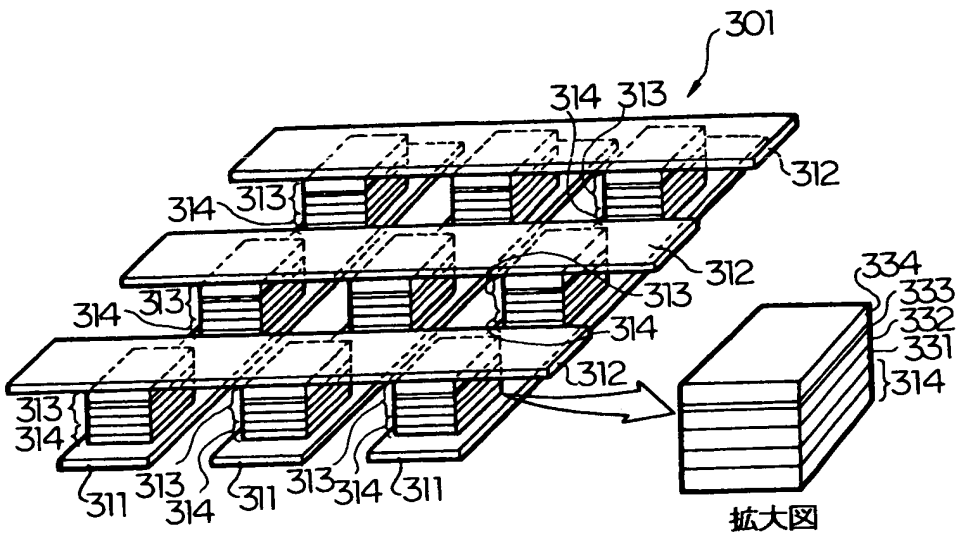
【図 3 0】



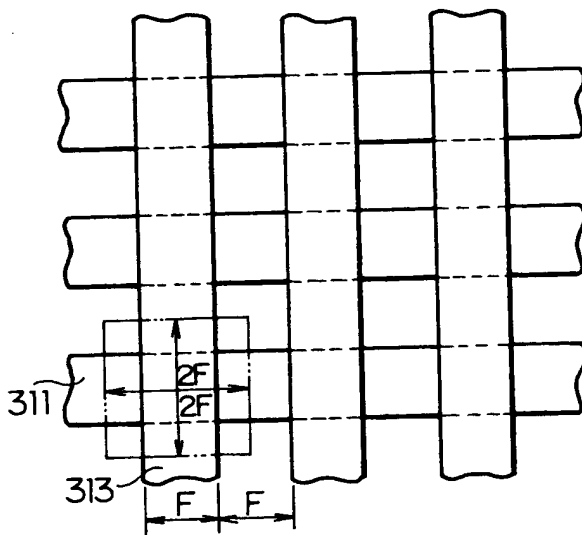
【図 3 1】



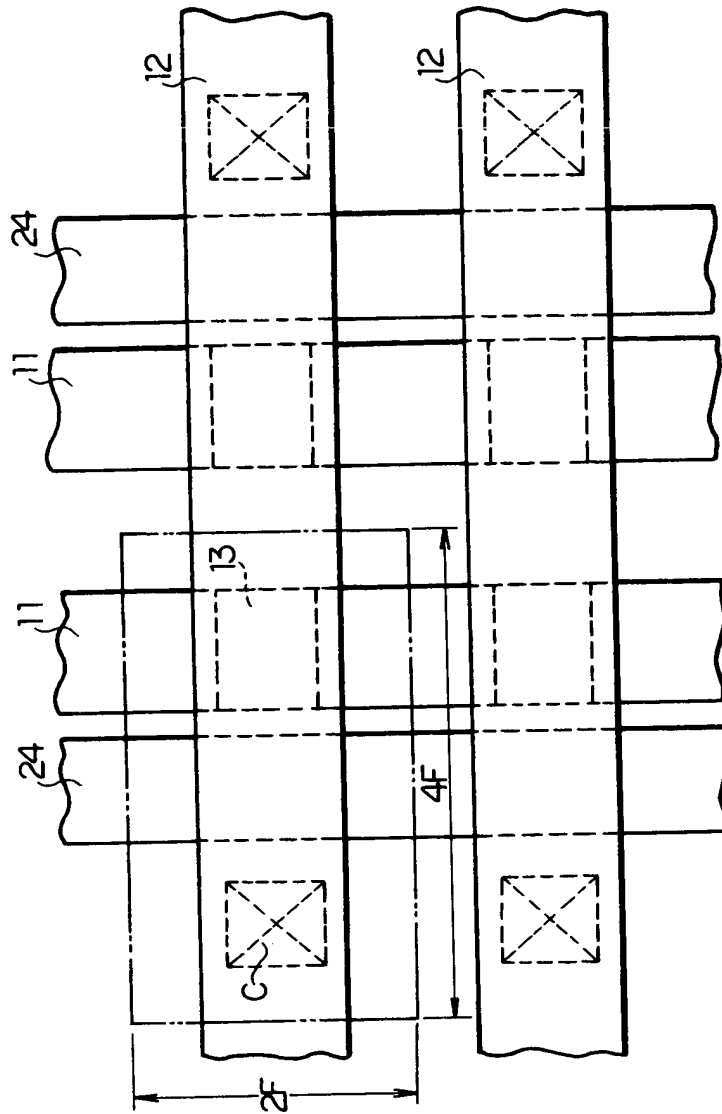
【図 3 2】



【図 3 3】



【図 34】



【書類名】 要約書

【要約】

【課題】 1 選択素子と 1 TMR 素子で構成される MRAM の利点であるアクセス速度の速さとクロスポイント型の MRAM の利点であるセル面積の縮小化とを兼ね備えた磁気メモリ装置の提供を図る。

【解決手段】 書き込みワード線（第 1 配線）1 1 とビット線（第 2 配線）1 2 とが立体的に交差する領域に、書き込みワード線 1 1 と絶縁されビット線 1 2 と接続する TMR 素子 1 3 を備えた磁気メモリ装置において、TMR 素子 1 3 と書き込みワード線 1 1 より下層に設けられた第 2 ランディングパッド（配線層）3 3 とを接続するもので、書き込みワード線 1 1 と絶縁された状態で書き込みワード線 1 1 内を貫通する接続孔 6 1 と、TMR 素子 1 3 と第 2 ランディングパッド 3 3 とを接続するもので接続孔 6 1 内にサイドウォール絶縁膜 6 2 を介して形成されたコンタクト 6 3 とを備えたものである。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日
[変更理由] 新規登録
住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社